

Service
Service
Service



Service Manual

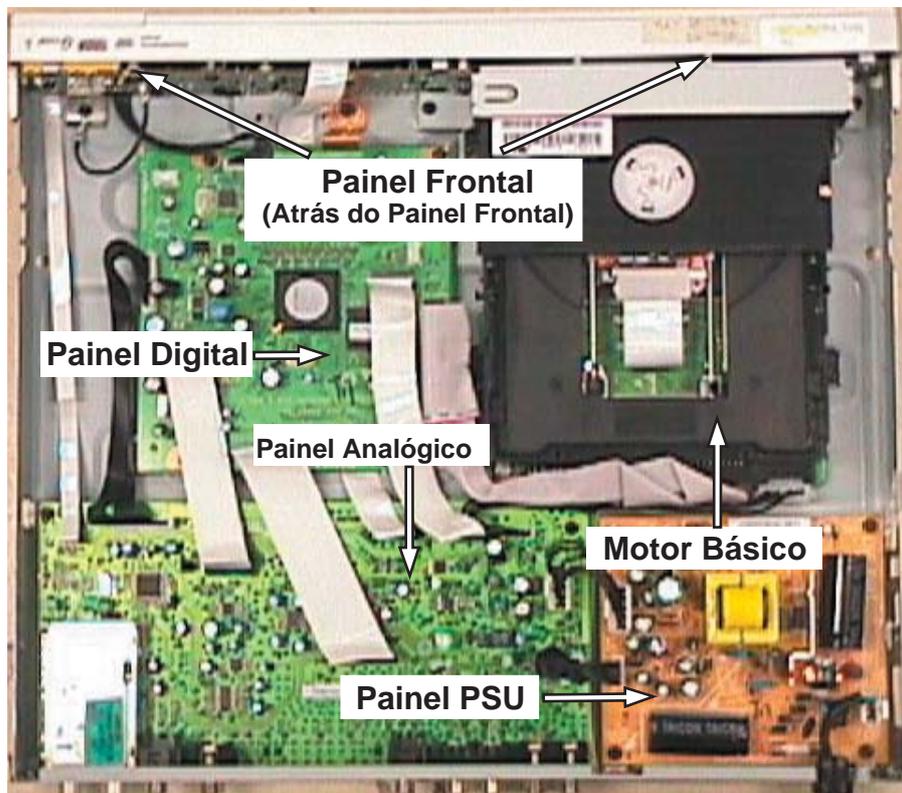


Conteúdo	Página
Especificações Técnicas	2
Localização dos Painéis	2
Instruções de Segurança	4
Instruções Mecânicas	6
Atualização Firmware	9
Diagrama em Bloco	11
Diagrama de Conexões	12
Painel analógico- Formas de ondas	13
Painel analógico- Layout	15
Painel Digital- Layout	16
Painel analógico- Entrada-Saída Vídeo	17
Painel analógico- Áudio ADC/DAC	18
Painel analógico- Processador de áudio Multi	19
Painel analógico PSU e Interfaces	20
Painel analógico- Layouts	21
Painel Frontal- Display	23
Painel Frontal Entrada de áudio/vídeo	24
Painel Frontal Layout	25
Painel Frontal Standby	26
Painel Digital- Processador Traseiro	27
Painel Digital- Memória	28
Painel Digital- Camada Física	29
Painel Digital- Processador Entrada de Vídeo	30
Painel Digital- Interfaces	31
Layout	32
Unidade Fonte de Alimentação	34
Circuito e descrição de IC	35
Vista Explodida	56



1. Especificação Técnica e Conexões

1.1 Localização dos Painéis



1.2 Geral:

Alimentação	: 127V /37 : 110V - 240V /55 : 220V - 240V /75/97
Consumo	: 25 W (típico)
Consumo Standby	: < 3 W

1.3 RF Tuner

Teste equipamento: Fluke 54200 TV Sinal gerado
Teste streams: Philips Standard teste padrão

1.3.1 Sistema

NTSC-M

1.3.2 RF - Loop Through:

Relação Frequência	: 45 - 860 MHz
Ganho: (Entrada ANT - Saída ANT)	: ≥ -6 dB
Interferência de rádio / entrada max. tensão, em 75 Ω , 3 método tom (≤ -40 dB)	: Sem limite

1.3.3 Modulador:

Modulação de Vídeo	: 80% \pm 15%
Resposta de Frequência	: 0 \pm 3dB, 0...4.2MHz
Modulação de Áudio tom 1kHz	: \pm 12kHz, tol. \pm 4kHz

1.3.4 Receiver:

PLL sintonia com AFC para melhor recepção	
Relação de Frequência	: 55 - 805 MHz
Sensitividade em 40 dB S/N	: \leq 60dB μ V em 75 Ω (video unweighted)

1.3.5 Desempenho de Vídeo:

Canal	25 / 503,25 MHz,
Teste padrão:	standard teste padrão.
Nível RF	74dB μ V
Medição na Saída de Cinch	
Resposta de Frequência	: 0.1 - 3.58 MHz -1 \pm 3dB

1.3.6 Desempenho de Áudio:

Desempenho Analógico de Áudio - HiFi:

Resposta de Frequência em Cinch (L+R) saída	: 100 Hz - 10 kHz / 0 \pm 3dB
S/N de acordo com DIN 45405, 7, 1967 e PHILIPS standard teste padrão	
signal de vídeo	: \geq 45dB
Distorção de harmônia (1 kHz, \pm 25 kHz deviation)	: \leq 1.5%

1.3.7 Sintonia

Procura de Sintonia Automática

Tempo de scanning sem antena	: typ. 3 min.
Nível stop (vision carrier)	: \geq 37dB μ V
Sintonia máxima durante erro de operação	: \pm 100 kHz

Sintonia Manual

Seleção manual no modo "STORE"

1.4 Entradas e Saída Analógicas

1.4.1 Entrada Externa (Traseira)

Video - Y/C (Hosiden)

de acordo IEC 933-5

Sobrepor nível DC no pino 4 (carga $\geq 100k\Omega$):

< 2.4V é detectado como taxa de aspecto 4:3

> 3.5V é detectado como taxa de aspecto 16:9

Tensão de entrada Y	: 1 Vpp \pm 3dB
Impedância de entrada Y	: 75 Ω
Tensão de entrada C	: burst 300 mVpp \pm 3dB
Impedância de entrada C	: 75 Ω

Video Cinch

Tensão de entrada	: 1 Vpp \pm 3dB
Impedância de entrada	: 75 Ω

Audio Cinch

Tensão de entrada	: 2.2 Vrms max.
Impedância de entrada	: > 10k Ω

1.4.2 Conectores de Entrada Frontal Audio/Video

Audio

Tensão de entrada	: 2 Vrms max.
Impedância de entrada	: > 10k Ω

Video - Cinch

Tensão de entrada	: 1 Vpp \pm 3dB
Impedância de entrada	: 75 Ω

Video - YC (Hosiden)

de acordo IEC 933-5

Sobrepor nível DC no pino 4 (carga $\geq 100k\Omega$):

< 2.4V é detectado como taxa de aspecto 4:3

> 3.5V é detectado como taxa de aspecto 16:9

Tensão de entrada Y	: 1 Vpp \pm 3dB
Impedância de entrada Y	: 75 Ω
Tensão de entrada C	: burst 300 mVpp \pm 3dB
Impedância de entrada C	: 75 Ω

1.4.3 Saída 1

Component Video Cinch Y/Pb/Pr / Progressive Scan

de acordo EIO-770-1-A, EIA-770-2-A

Audio - Cinch

Tensão de saída	: 2 Vrms max
Impedância de saída	: < 2k Ω

1.4.4 Saída 2

Video - Y/C (Hosiden)

Tensão de saída Y	: 1 Vpp \pm 3dB
C	: burst 300 mVpp \pm 1dB
Impedância de saída Y, C	: 75 Ω

Video - Cinch

Tensão de saída	: 1 Vpp \pm 1dB
Impedância de saída	: 75 Ω

Audio - Cinch

Tensão de saída	: 2 Vrms max
Impedância de saída	: < 1k Ω

1.5 Desempenho de Vídeo DVD

Todas as saídas carregadas com 75 Ohm

SNR medição total da largura da faixa sem compensação.

1.5.1 Todas as Saídas

SNR	: > 48dB
Largura da faixa	: 4.2 MHz - 3dB

1.6 Desempenho do Áudio do CD

1.6.1 Saída Traseira Cinch

Tensão de saída do modo canal 2	: 2Vrms \pm 1dB
Canal sem balanço (1kHz)	: < 1dB
Crosstalk 1kHz	: > 100dB
Crosstalk 20Hz-20kHz	: > 87dB
Resp. de frequência 20Hz-20kHz	: \pm 0.2dB max
Taxa sinal/ruído (A-compensado)	: > 90dB
Relação dinâmica 1kHz	: > 83dB
Distorção e ruído 1kHz	: > 83dB
Distorção e ruído 20Hz-20kHz	: > 75dB
Distorção intermodulação	: > 70dB
Mute	: > 95dB
Atenuação da banda de saída:	: > 40dB acima de 30kHz

1.7 Saída Digital

1.7.1 Coaxial

CDDA / LPCM	: de acordo IEC60958
MPEG1, MPEG2, AC3 audio	: de acordo IEC61937
DTS	: de acordo IEC61937 correção 1

1.8 Entrada de Vídeo Digital (IEEE 1394)

1.8.1 Aplicações Standards

De acordo com a implementação:
IEEE Std 1394-1995
IEC 61883 - Part 1
IEC 61883 - Part 2 SD-DVCR (02-01-1997)
Especificações do uso digital usando VCR de 6.3 mm
fita magnética - dec. 1994
Acordo de conexão mecânica:
Anexo A do 61883-1

1.9 Dimensões e Peso

Tamanho do pé	: 5.5mm
Aparato de bandeja fechada	: WxDxH:360x43x322mm
Peso em embalagem	: 3 kg
Peso com embalagem	: 4 kg

1.10 Saída Energia Laser & Comprimento da Onda

1.10.1 DVD

Saída de energia durante leitura	: 1.0mW
Saída de energia durante escrita	: 30mW
Comprimento da onda	: 650nm

1.10.2 CD

Saída de energia	: 1.0mW
Comprimento da onda	: 780nm

1.11 Velocidade da escrita

Tipo do Disco(Função)	Veloc. Rotativo Disco
Veloc. Leitura CD	7X CAV (25Hz)
Veloc. Leitura DVD	4X CAV (40Hz)
Veloc. Escrita DVD+RW	2.4X ZCAV
Veloc. Escrita DVD+R	2.4X ZCAV

2. Informações de segurança, Notas Gerais & Exigência de Sem Clumbo

2.1 Instruções de Segurança

2.1.1 Segurança geral

Os regulamentos de segurança requerem que durante um reparo:

- Conecte a unidade aos cabos principais um transformador de isolamento.
- Recoloque os componentes de segurança, indicados pelo símbolo , somente pelos componentes idênticos aos originais. Qualquer outra substituição de componente (com exceção do tipo original) pode aumentar o risco de fogo ou choque elétrico.

Os regulamentos de segurança requerem que depois de um reparo, você deve retornar a unidade na sua condição original. Preste atenção, particularmente, nos seguintes pontos:

- Distribua os fios e cabos corretamente, e repare-os com os acampamentos montados do cabo.
- Verifique a isolamento da condução dos fios principais para danos externos.
- Verifique a resistência elétrica DC entre os fios dos plugs principais e o lado secundário:
 1. Desplugue os cabos principais, e conecte um fio entre os dois pinos do plugue principal.
 2. Ajuste os fios do interruptor principal na posição "ON" (mantenha o cabo dos fios principais plugados!)
 3. Meça o valor da resistência entre os fios dos plugues principais e do painel frontal, controle e botão de chassis.
 4. O reparo ou a unidade correta quando a resistência está sendo medida é de menos de 1 MΩ.
 5. Verifique isto, antes de retornar a unidade ao cliente / usuário (ref. UL- padrão no. 1492).
 6. Mude a unidade para "OFF", e remova o fio entre os dois pinos do plugue principal.

2.1.2 Segurança de laser

Essa unidade emprega um laser. Somente pessoal de serviço qualificado pode remover a tampa, ou tente prestar serviços de manutenção nesse dispositivo (devido a possível ferimento nos olhos).

Unidade do dispositivo de Laser

Tipo: laser semi-condutor GaAlAs

Comprimento de onda: 650 nm (DVD)

780nm (VCD/CD)

Energia de saída: 20 mW (DVD+RW writing)

: 0.8 mW (leitura de DVD)

: 0.3 mW (leitura de VDC/CD)

Divergência do feixe: 60 graus



Figura 2-1

Nota: o uso dos controles ou do ajuste ou o desempenho do procedimento à exceção daqueles especificado nisto, podem resultar na exposição perigosa da radiação. Evite a exposição direta ao feixe.

2.2 Cuidados

2.2.1 Geral

- Todos os ICs e muitos outros semicondutores são suscetíveis as descargas eletrostáticas (ESD, ) a manipulação descuidada durante o reparo pode reduzir a vida drasticamente. Certifique-se que durante o reparo, você está no mesmo potencial que a massa do aparelho por uma pulseira com resistência. Mantenha os componentes e ferramentas na mesma potência. Equipamentos de proteção disponíveis ESD:
 - Kit completo ESD3 (pequenas TABLEMAT, WRISTBAND, caixa de conexão, cabo de extensão e fio terra) 4822 310 10671.
 - Verificador Wristband 4822 344 13999
- Tenha cuidado durante a medida da seção viva da tensão. O lado primário da fonte de energia (pos. 105), incluindo o dissipador de calor, carrega a tensão viva dos fios principais quando você conecta o aparelho nos fios principais (mesmo quando o aparelho está desligado!). É possível tocar nas trilhas e nos componentes de cobre nesta área preliminar desprotegida, quando você prestar serviços de manutenção no aparelho. O pessoal de serviço deve tomar precauções para evitar tocar esta área ou componentes desta área. Um "lightning stroke" e uma listra marcada impressa no painel de fiação, indica o lado preliminar da fonte de alimentação.
- Nunca substitua módulos ou componentes enquanto a unidade estiver ligada.

2.2.2 Laser

- O uso de instrumentos ópticos com este produto irá aumentar o perigo de atingir o olho.
- Apenas o pessoal de serviço qualificado pode remover a tampa ou tentar prestar serviço de manutenção a esse dispositivo, devido a possível ferimento nos olhos.
- A manipulação do reparo deve ocorrer tanto quanto possível com um disco carregado dentro do aparelho
- O texto abaixo é colocado dentro da unidade, no protetor de tampa do laser:

CAUTION VISIBLE AND INVISIBLE LASER RADIATION WHEN OPEN AVOID EXPOSURE TO BEAM
 ADVARSEL SYNLIG OG USYNLIG LASERSTRÅLING VED ÅBNING UNDGÅ UDSÆTTELSE FOR STRÅLING
 ADVARSEL SYNLIG OG USYNLIG LASERSTRÅLING NÅR DEKSEL ÅPNES UNNGÅ EKSPONERING FOR STRÅLEN
 VARNING SYNLIG OCH OSYNLIG LASERSTRÅLING NÅR DENNA DEL ÅR ÖPPNAD BETRÄKTA EJ STRÅLEN
 VAROJ AVATTAESSA OLET ALTIIVIA NÄKYVÄLLE JA NÄKYMÄTTÖMÄLLE LASER SÄTEILYLLE. ÄLÄ KATSO SÄTEESEEN
 VORSICHT SICHTBARE UND UNSICHTBARE LASERSTRAHLUNG WENN ABDECKUNG GEÖFFNET NICHT DEM STRAHLAUSSETZEN
 DANGER VISIBLE AND INVISIBLE LASER RADIATION WHEN OPEN AVOID DIRECT EXPOSURE TO BEAM
 ATTENTION RAYONNEMENT LASER VISIBLE ET INVISIBLE EN CAS D'OUVERTURE EXPOSITION DANGEREUSE AU FAISCEAU

Figura 2-2

2.2.3 Notas

Dolby

Manufaturado sob licença do Dolby Laboratories. "Dolby", "Pro Logic" e o símbolo duplo-D são marcas registradas do Laboratório Dolby.

© 1992-1997 Laboratório Dolby, Inc. Todos os direitos reservados.



Figura 2-3

Trusurround

TRUSURROUND, SRS e o símbolo (fig. 2-4) são marcas registradas do Laboratório SRS, Inc. A tecnologia TRUSURROUND é manufaturada sob licença do laboratório SRS, Inc.



Figura 2-4

Vídeo Plus

"Vídeo Plus+" e "Plus Code" são marcas registradas do Gemstar Development Corporation. O sistema "Vídeo Plus+" é fabricado sob a licença da Gemstar Development Corporation.



Figura 2-5

Microvision

Este produto incorpora tecnologia de proteção de cópia que é o método de proteção exigido da certificado U.S de patentes e outros proprietários intelectuais da própria Macrovision Corporation.

O uso desta tecnologia de proteção de cópia deve ser autorizada pela Macrovision Corporation e é permitido para casa e outros limites somente com autorização da Macrovision Corporation. A desmontagem é proibida.

2.3 Solda sem chumbo

A Philips CE está produzindo aparelhos sem chumbo (PbF) de 1.1.2005 para frente.

Identificação: A linha principal de um tipo de prato dá um número de série de 14 dígitos. Os dígitos 5 e 6 referem-se ao ano de produção, os dígitos 7 e 8 referem-se à semana de produção (no exemplo abaixo, é 1991 na semana 18).



Apesar do logo especial sem chumbo (que nem sempre é indicado), ONE MUST TREAT todos os aparelhos de sua data pra frente de acordo com as regras descritas abaixo.



Com a tecnologia sem chumbo, algumas regras devem ser respeitadas pelo workshop durante o reparo:

- Use apenas ferramentas de solda sem chumbo Philips SAC305 com o código de pedido 0622 149 00106. Se a pasta de solda sem chumbo é necessária, por favor contate o fabricante do equipamento de solda. No geral, o uso de pasta de solda em workshops deve ser evitada pois a pasta não é facilmente manuseada nem armazenada.
- Use apenas ferramentas de solda aplicáveis para ferramenta de solda sem chumbo. A ferramenta de solda deve:
 - Alcançar na ponta da ferramenta a temperatura de pelo menos 400°
 - Estabilizar o ajuste de temperatura na ponta da solda.
 - Troque a ponta de solda para diferentes aplicações.
- Ajuste sua ferramenta de solda para que a temperatura de 360° - 380° seja alcançada e estabilizada na junção da solda. O tempo de aquecimento da junção da solda não deve exceder ~ 4s. Evite temperaturas acima de 400° , ou então "wear-out" das pontas irá aumentar drasticamente e o fluxo- fluido será destruído. Para evitar "wear-out" de pontas, desligue o equipamento não usado ou reduza a temperatura.
- Misturar parte/ ferramenta de solda sem chumbo com partes/ ferramentas de solda com chumbo é possível mas a PHILIPS recomenda que se evite isso. Se não puder ser evitado, cuidadosamente limpe a solda da antiga ferramenta e re-solde com uma nova ferramenta.
- Use apenas peças originais listadas no Manual de Serviço. Mate-

riaes padrão não listados (comodities) devem ser comprados em companhias externas.

- Informações especiais para ICs BGA sem chumbo: estes ICs serão entregues no chamado "pacote a seco" para proteger o IC contra umidade. Este pacote só pode ser aberto pouco antes de ser usado (soldado). Ou então o corpo do IC fica "molhado" dentro e durante o tempo de aquecimento a estrutura do IC será destruída por causa da alta temperatura dentro do corpo. Se o pacote for aberto antes do uso,, o IC deve ser esquentado por algumas horas (em torno de 90°) Para secar (pense na proteção ESD!). NÃO RE-USE BGAs de modo algum!
- Para produtos produzidos ante de 1.1.2005, contendo ferramenta de solda com chumbo e componentes, toda a lista de peças será avaliada até o fim do período de serviço. Para reparo destes aparelhos, nada muda.
- No website www.atyourservice.ce.Philips.com você encontra mais informações sobre:
- (De) Solda BGA (+ instruções de operação bancária).
- Perfis de aquecimento dos BGAs e outros ICs usados em aparelhos Philips.

Você encontra estas e mais informações técnicas em "magazine", capítulo "workshop news".

Para questões adicionais, por favor, contate o help desk local.

3. Instrução de Uso

Veja o Manual no GIP.

4. Instruções Mecânicas

Nota : Os números das posições refere-se a Vista Explodida.

4.1 Desmontagem da Tampa da Bandeja DVD Manualmente

- 1) Insira uma chave de fenda no vão na parte inferior do aparelho e empurre na direção como mostra a figura 4-1 para destravar antes de retirar o carregador 1001.



Figura 4-1: Destruar o Carregador

- 2) Remova a Tampa da Bandeja 110 como mostra a Figura 4-2 .



Figura 4-2: Remova a Tampa da Bandeja

4.2 Desmontagem do Motor Básico (Drive D4.5)

- 1) Remova os 7 parafusos para soltar a tampa Superior 240 .
- 2) Remova os parafusos para soltar o painel Motor Básico 1001 como mostra a figura 4-3.

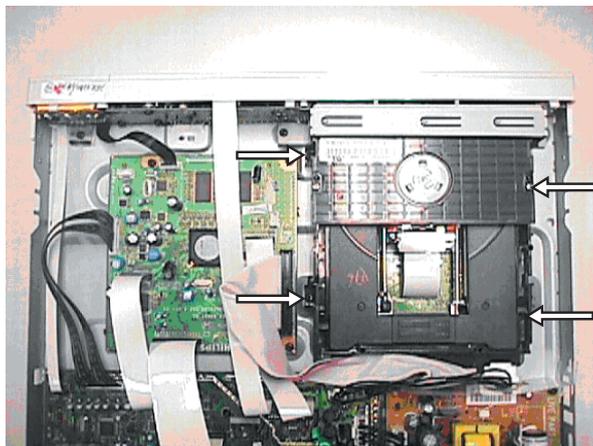


Figura 4-3: Solte os parafusos do Motor Básico

- 3) Remova os 4 parafusos para soltar a placa de proteção do Painel Motor Básico.
- 4) A posição de Serviço do Painel de Motor Básico como mostra a fig. 4-4 após remover a placa de proteção PCBA.

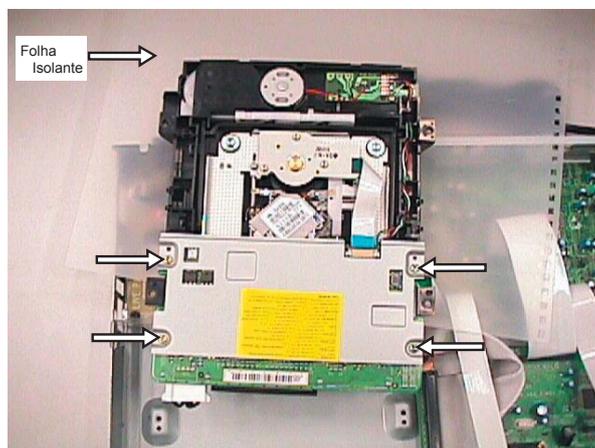


Figura 4-4: Posição de Serviço do Motor Básico

4.3 Desmontagem do Painel Digital

- 1) Remova os 4 parafusos para soltar o Painel Digital 1004 como mostra a Figura 4-5.

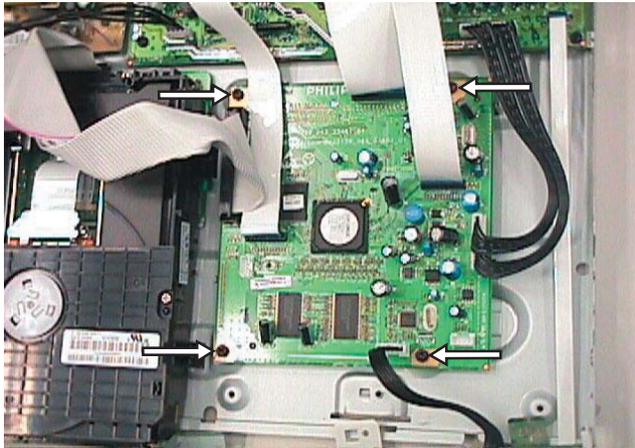


Figura4-5: Remova o Painel Digital Board

- 2) Posição de Serviço do Painel Digital Board é dado na Figura 4-6.

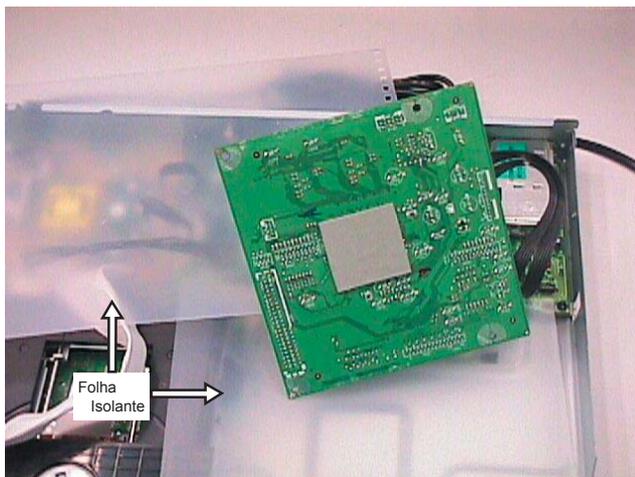


Figura 4-6: Posição de Serviço do Painel Digital

4.4 Desmontagem do Painel Analógico

- 1) Solte os parafusos do painel traseiro no Painel Analógico. Remova os parafusos do Painel Analógico como mostra a Figura 4-7.

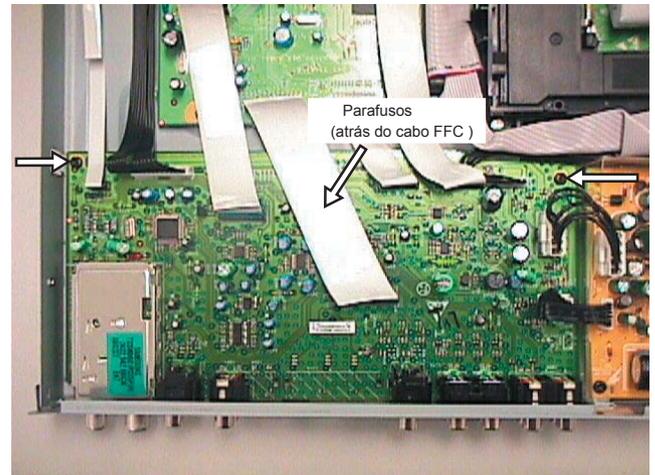


Figura 4-7: Remova os parafusos do Painel Analógico

- 2) A Posição de Serviço do Painel Analógico é dado na Fig.4-8.

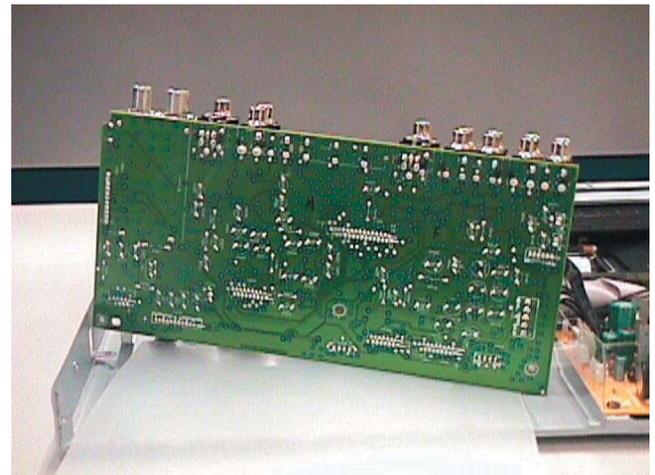


Figura 4-8: Posição de Serviço do Painel Analógico

4.5 Desmontagem do Painel PSU

- 1) Remova os 3 parafusos e solte o Painel PSU 1007 como mostra a Figura 4 – 9 .
- 2) Posição de Serviço do Painel PSU é dado na Figura 4-10.

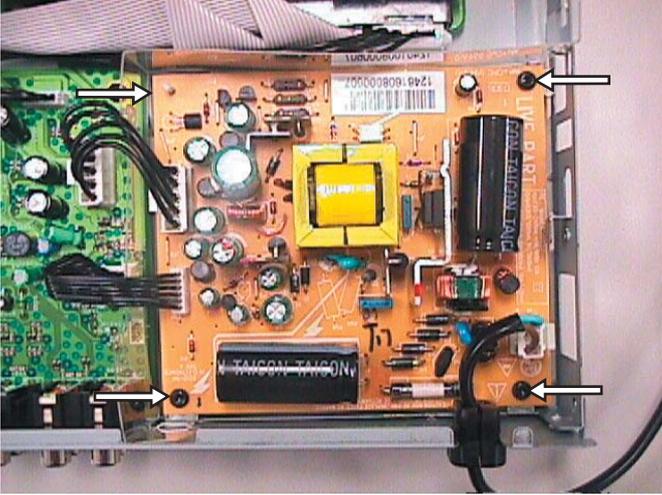


Figura 4-9: Solte os parafusos do Painel PSU

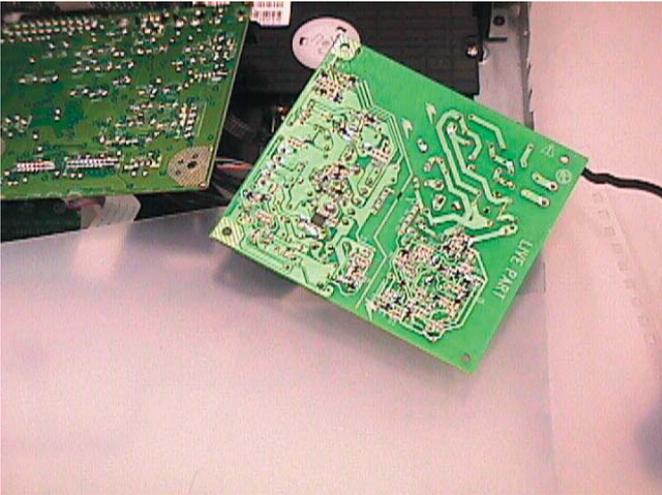


Figura 4-10: Posição de Serviço de PSU

5. Atualizando Firmware

5.1 Atualizando Firmware

A. Preparação para atualizaro firmware:

1. Unzip o arquivo zip
2. Cópie os arquivos diferentes da pasta para gravar separado em um CD-R/CDRW .
3. Inicie o software da Gravação do CD e crie um projeto novo CD (disco de dados) com as funções seguintes:
Sistema de arquivo: Joliet
Formato: MODE 2: CDROM XA
Modo de gravação: Seção Simples (Faixa Única), CD Finalizado

Nota: Um nome de arquivo longo é preciso para preparação da atualização do disco.

4. Coloque o arquivo no diretório raiz do novo projeto CD.
5. Grave os dados em um CDRs ou CD-RWs virgem

B. Procedimento para aplicar a atualização do Drive:

1. Abra a bandeja e carregue o CDROM Atualizado com o **Arquivo Atualizado do Drive**
2. A bandeja fechada e o aparelho mostra:

“DRV UPG”

3. O OSD mostra

“Loader Software Upgrade Disc detected . Select OK to start upgrading or CANCEL to exit.”

4. Clique na tecla OK.
5. O aparelho mostra:

“DRIVE UPGRADING”

Com o display OSD

“Upgrading Software . Please Wait . Do not switch off the power.”

O processo inteiro leva menos de 5 minutos.

Nota: Não pressione nenhuma tecla ou interrompa a alimentação durante o processo de atualização, desta forma o aparelho apresentará defeito.

6. Quando a atualização estiver completa a bandeja abrirá automaticamente e o aparelho mostrará:

“Loader Upgrade process has completed successfully . Press <OK> to reboot system.”

7. A bandeja abre e mostrará:

“DRV OK”

8. Pressione <OK> e o aparelho muda para standby .

C. Procedimento para aplicar a atualização do software:

1. Abra a bandeja e carregue o CDROM de Atualização com **Arquivo Atualizado do Software**.
2. A bandeja fecha e o aparelho mostrará:

“Upgrading SW”

3. A OSD mostrará

“Software Upgrade Disc detected . Select OK to start upgrading or CANCEL to exit .”

4. Clique na tecla OK .
5. O aparelho mostrará:

“Upgrading SW”

e o OSD mostrará

“Upgrading Software . Please Wait . Do not switch off the power.”

O processo inteiro leva menos de 5 minutos.

Nota: Não pressione nenhuma tecla ou interrompa a alimentação durante o processo de atualização, desta forma o aparelho apresentará defeito.

- Quando a atualização estiver completa a bandeja abrirá automaticamente e o aparelho mostrará:

“System is successfully upgraded . Remove disc from tray and reset system.”

- A bandeja abre e o aparelho mostrará:

“SW DONE”

a bandeja abre automaticamente para o usuário remover o CD-ROM.

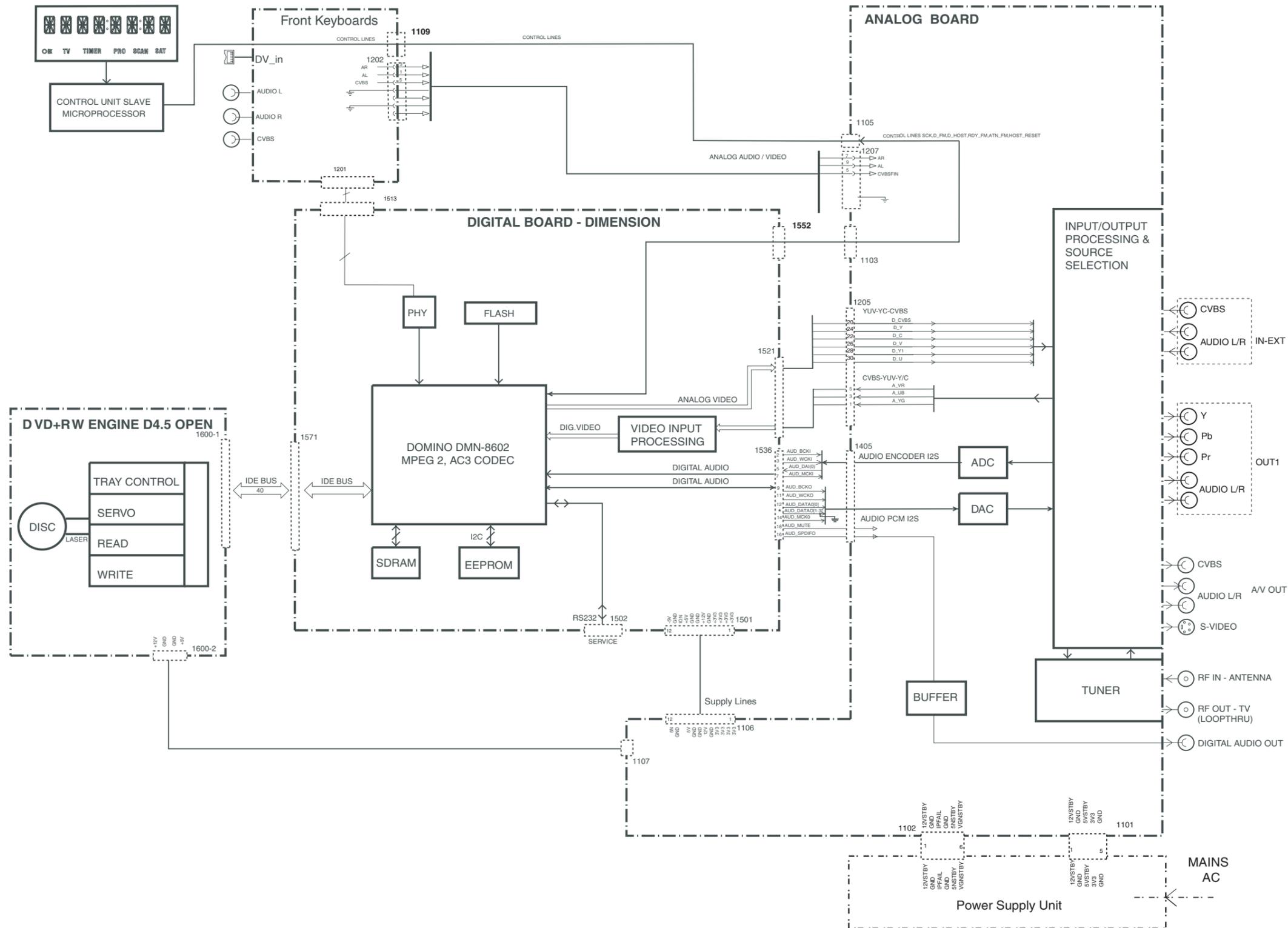
- Pressione <OK> e mude para standby .

D. Como ler a versão firmware para confirmar a atualização:

- Ligue o aparelho
- Assegure-se que nenhum disco foi inserido para carregar, caso haja, abra a bandeja remova o disco e feche a bandeja.
- Pressione <0> <0> <0> <9> seguidamente.
- Pressione a tecla <OK>
- O TV conectado ao aparelho mostrará:

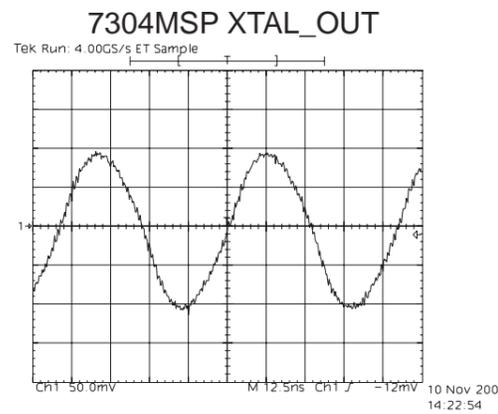
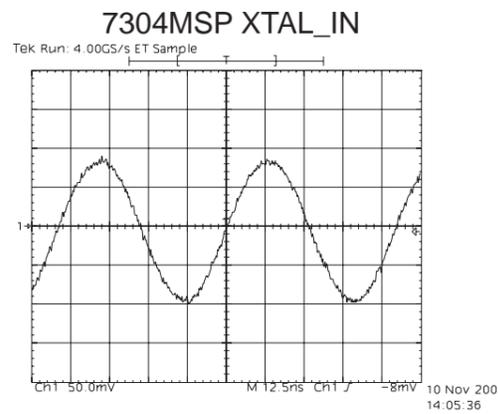
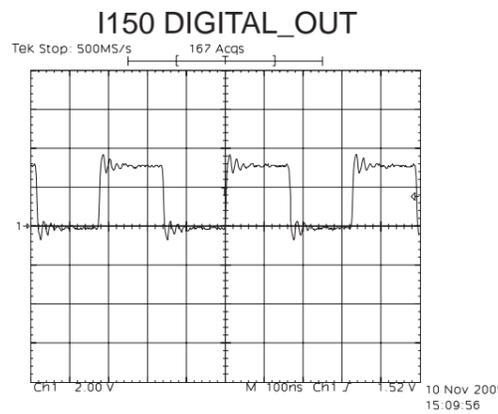
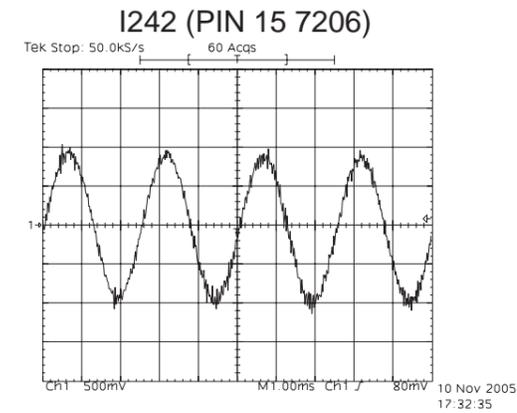
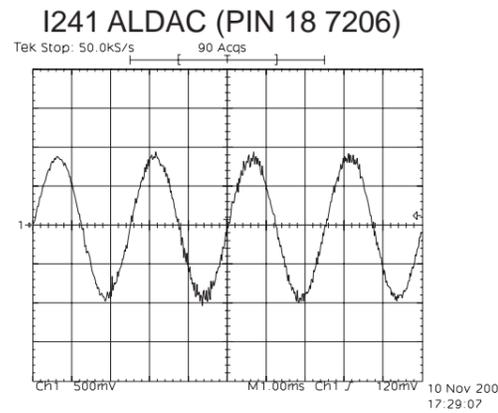
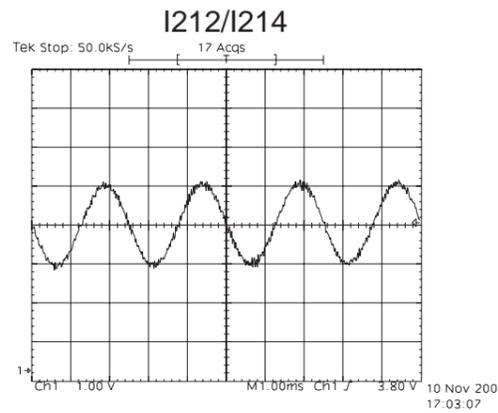
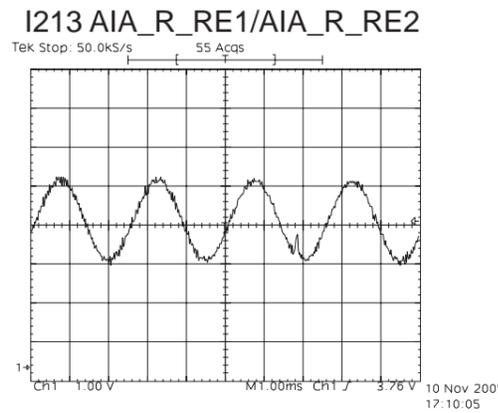
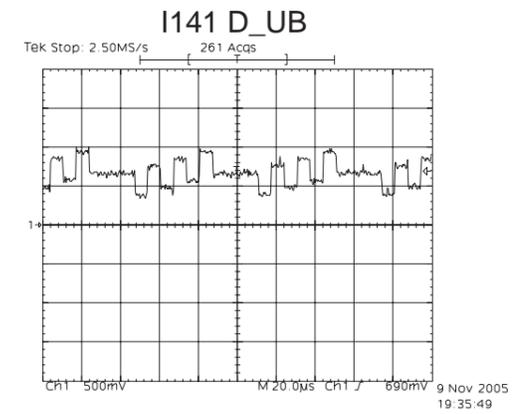
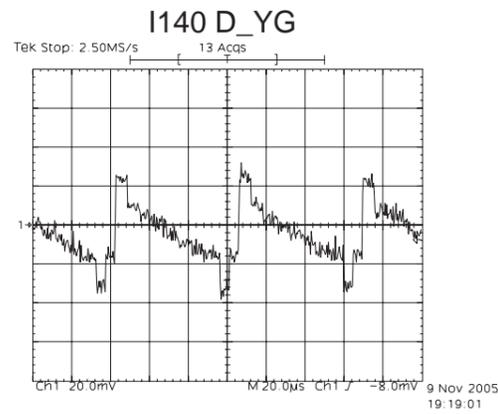
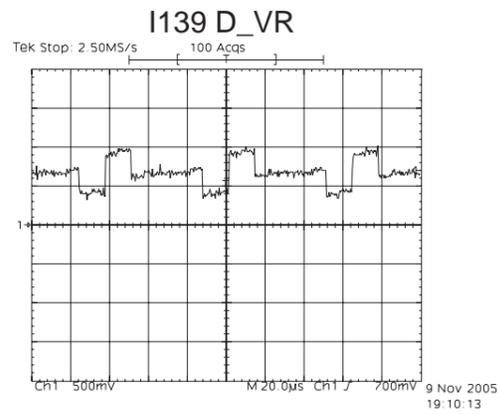
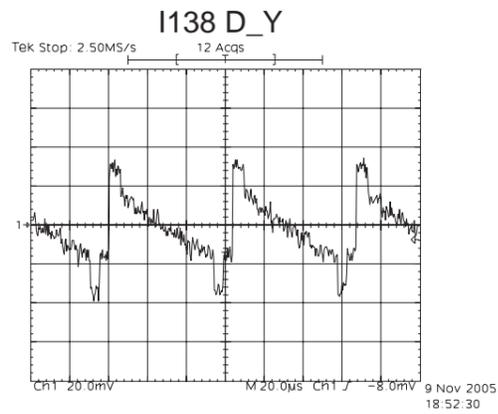
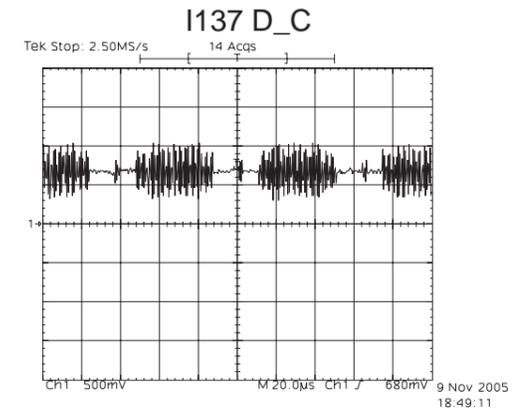
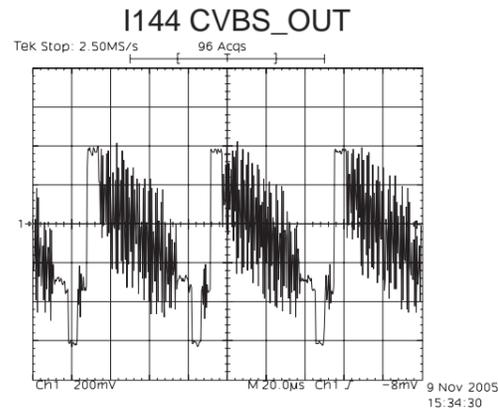
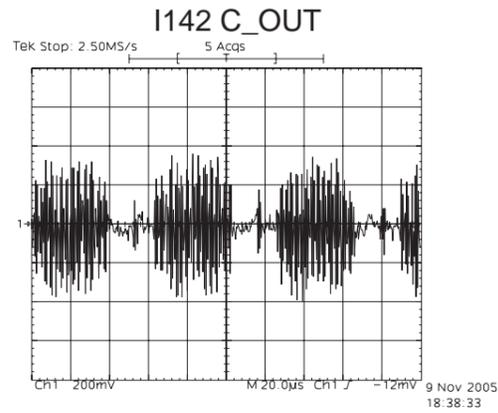
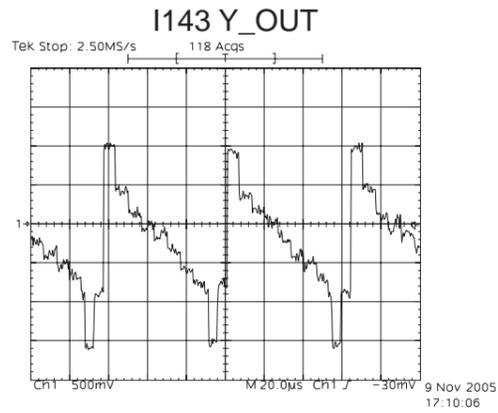
**“DVDR3380_AP_V03_07,Region: 3, Drive 45.04.05.04
Build 0091 Apr 19 2006 , 10:08:29 Stroke: 97 ”**

DIAGRAMA EM BLOCO

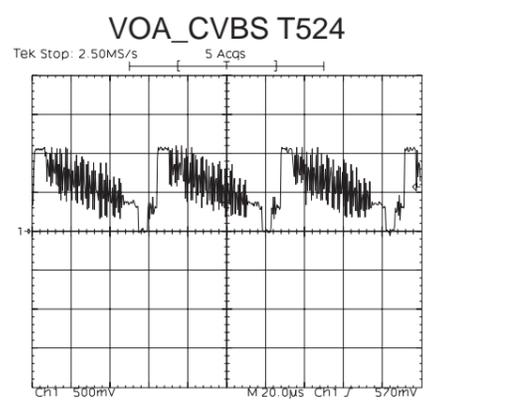
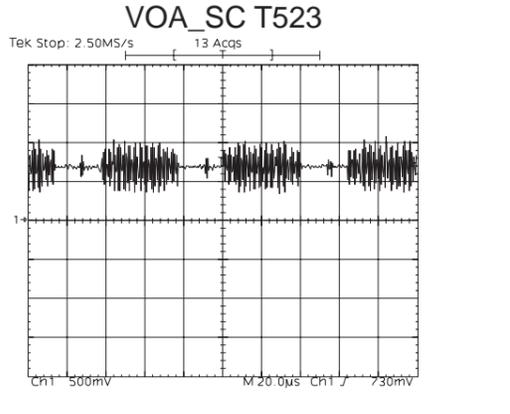
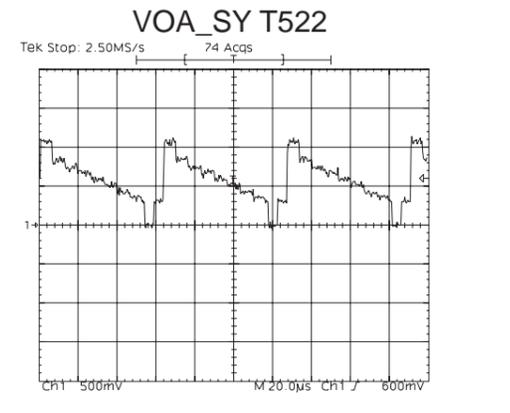
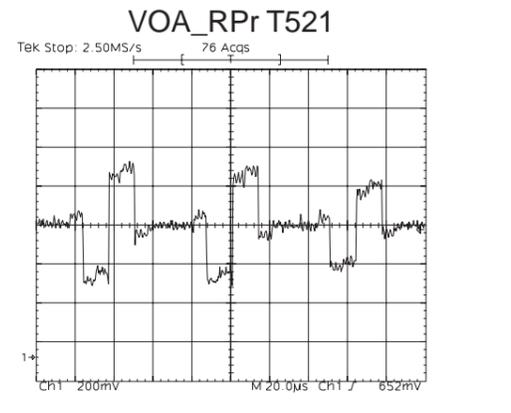
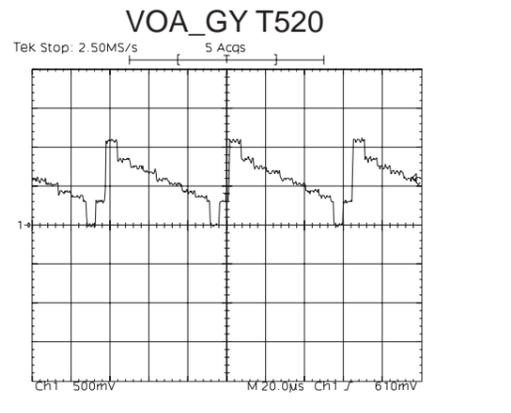
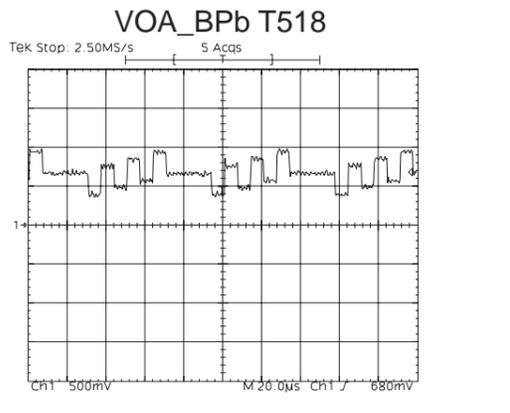
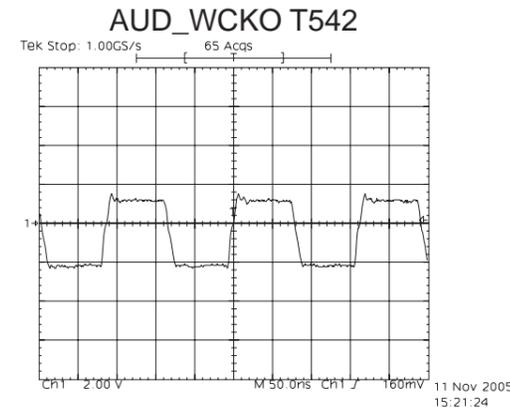
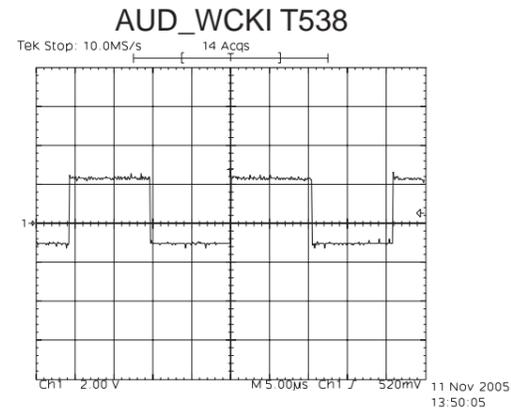
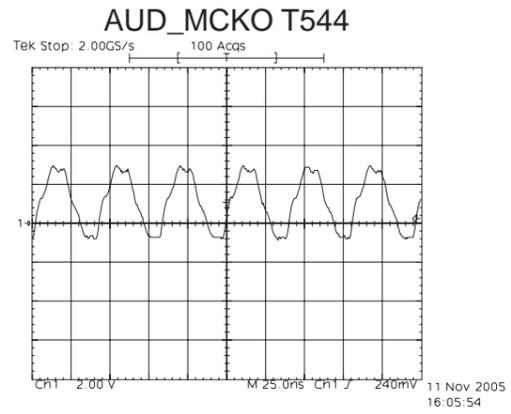
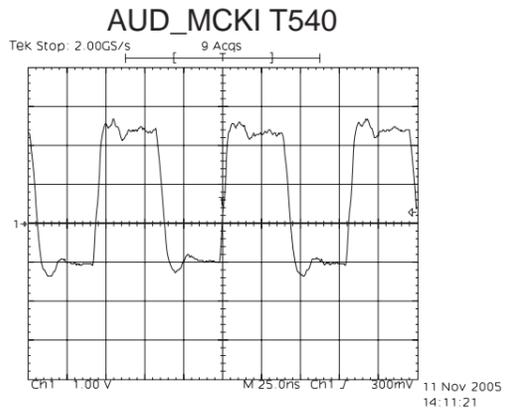
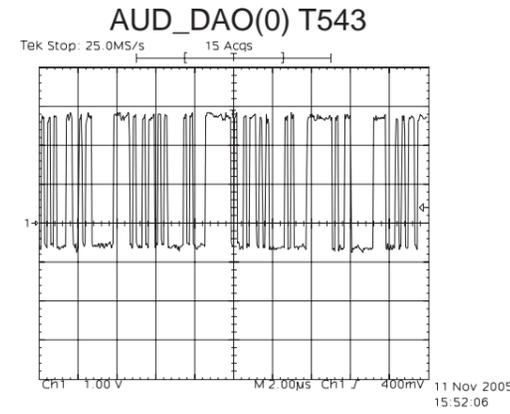
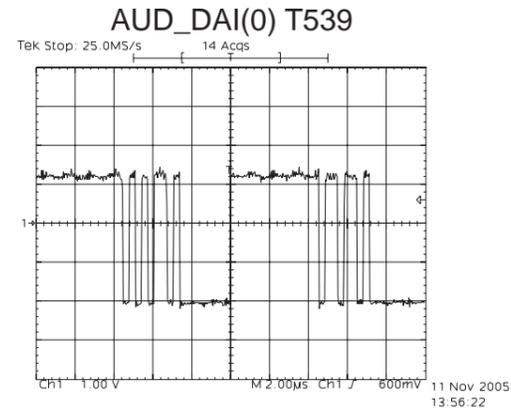
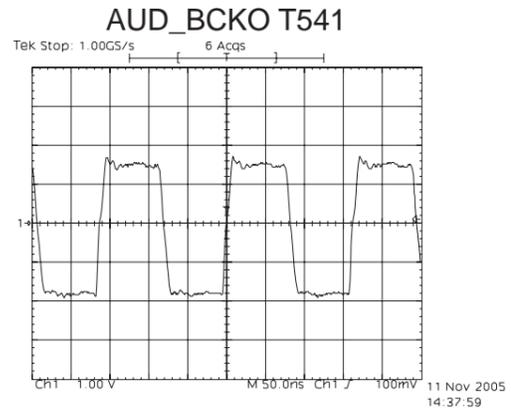
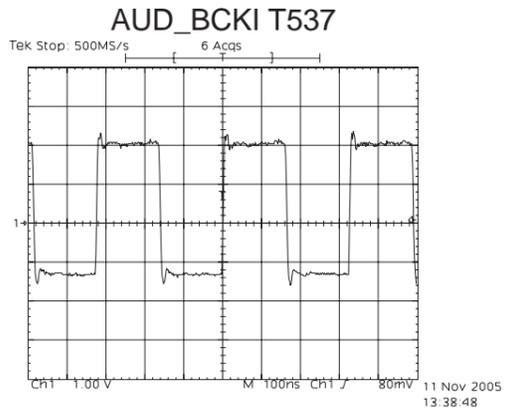


* Where AUD_DATA[1:3] refers to pinout 20,21,23 respectively

PAINEL ANALÓGICO - FORMAS DE ONDAS

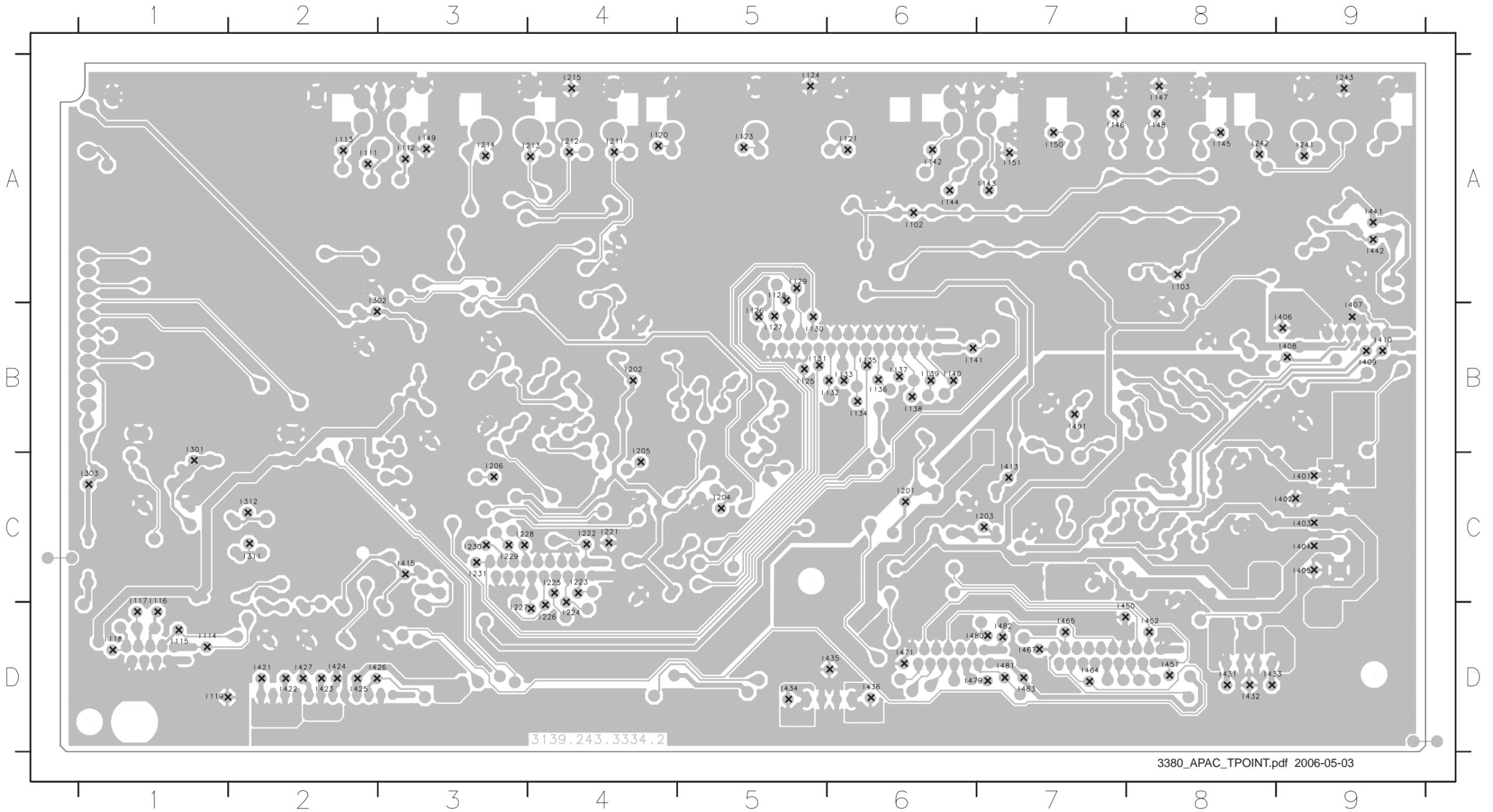


PAINEL ANALÓGICO - FORMAS DE ONDAS

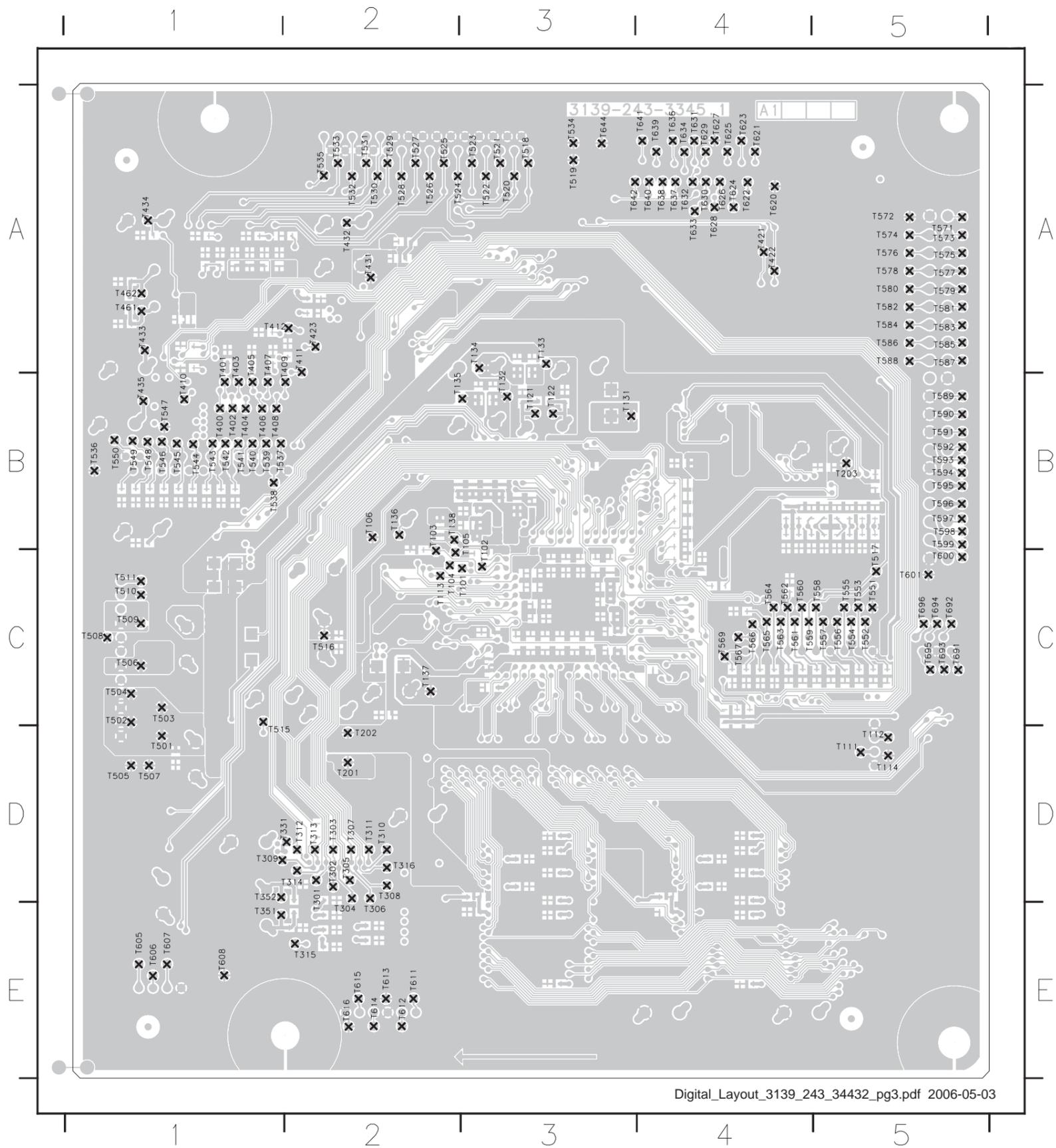


PAINEL ANALÓGICO- LAYOUT

102	A6	116	C1	124	A5	131	B5	133	B6	145	A8	200	C6	201	A4	224	C4	231	C3	311	C2	406	B9	422	D2	431	D8	442	A9	471	D6
003	A8	117	D1	24	A5	331	B5	330	B6	46	A7	200	B4	201	A4	224	D4	231	C3	311	C2	406	B9	422	D2	431	D8	442	A9	471	D6
111	A2	118	D1	25	B5	332	B5	40	B6	47	A8	200	B4	201	A4	225	D4	241	A9	312	C2	407	B9	423	D2	432	D8	442	A9	471	D6
222	A2	119	D1	26	B5	333	B5	41	B6	48	A8	200	B4	201	A4	226	D4	242	A8	313	C2	408	B9	424	D2	433	D8	442	A9	471	D6
333	A2	120	A4	27	B5	334	B5	42	A6	49	A3	200	B4	201	A4	227	D4	243	A9	401	C2	409	B9	425	D2	434	D8	442	A9	471	D6
444	D1	121	A6	28	A5	335	B5	43	A7	50	A7	200	B4	201	A4	228	C3	243	B1	402	C2	410	B9	426	D2	435	D8	442	A9	471	D6
555	D1	123	A5	29	B5	336	B5	44	A6	51	A7	200	B4	201	A4	229	C3	243	A2	403	C2	411	B9	427	D2	436	D8	442	A9	471	D6
666	D1	124	A5	30	B5	337	B5	44	A6	51	A7	200	B4	201	A4	230	C3	303	C1	404	C2	412	B9	428	D2	437	D8	442	A9	471	D6
777	D1	125	A5	30	B5	337	B5	44	A6	51	A7	200	B4	201	A4	230	C3	303	C1	405	C2	413	B9	429	D2	438	D8	442	A9	471	D6



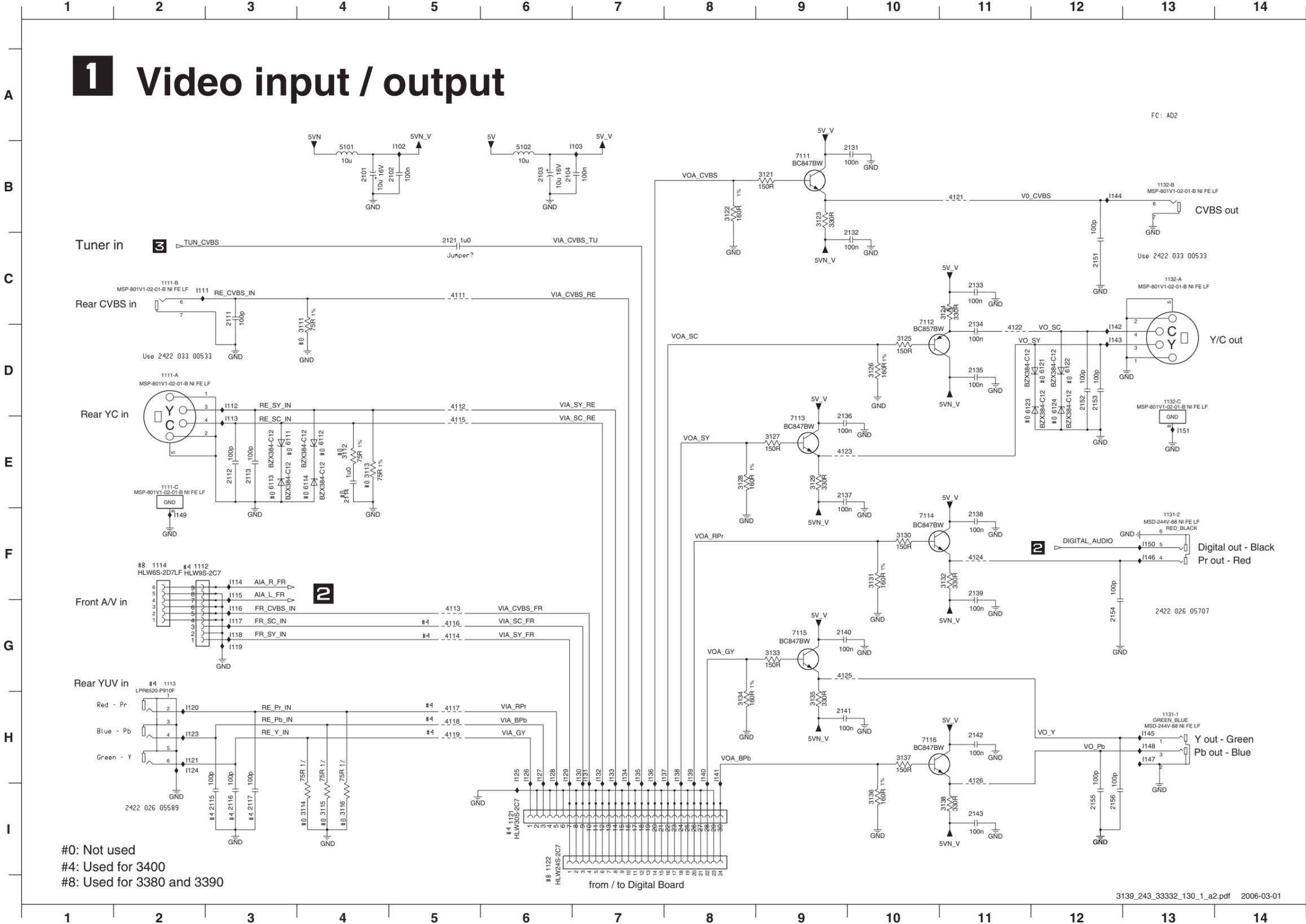
PAINEL DIGITAL- LAYOUT



T572	X	X	
T574	X	T571	X
T576	X	T575	X
T578	X	T577	X
T580	X	T579	X
T582	X	T581	X
T584	X	T583	X
T586	X	T585	X
T588	X	T587	X
T589	X		
T590	X		
T591	X		
T592	X		
T593	X		
T594	X		
T595	X		
T596	X		
T597	X		
T598	X		
T599	X		
T600	X		
T60	X		
T695	X	T696	X
T695	X	T694	X
T693	X	T692	X
T691	X		

ESQUEMA ELÉTRICO- PAINEL ANALÓGICO - ENTRADA/SAÍDA DE VÍDEO

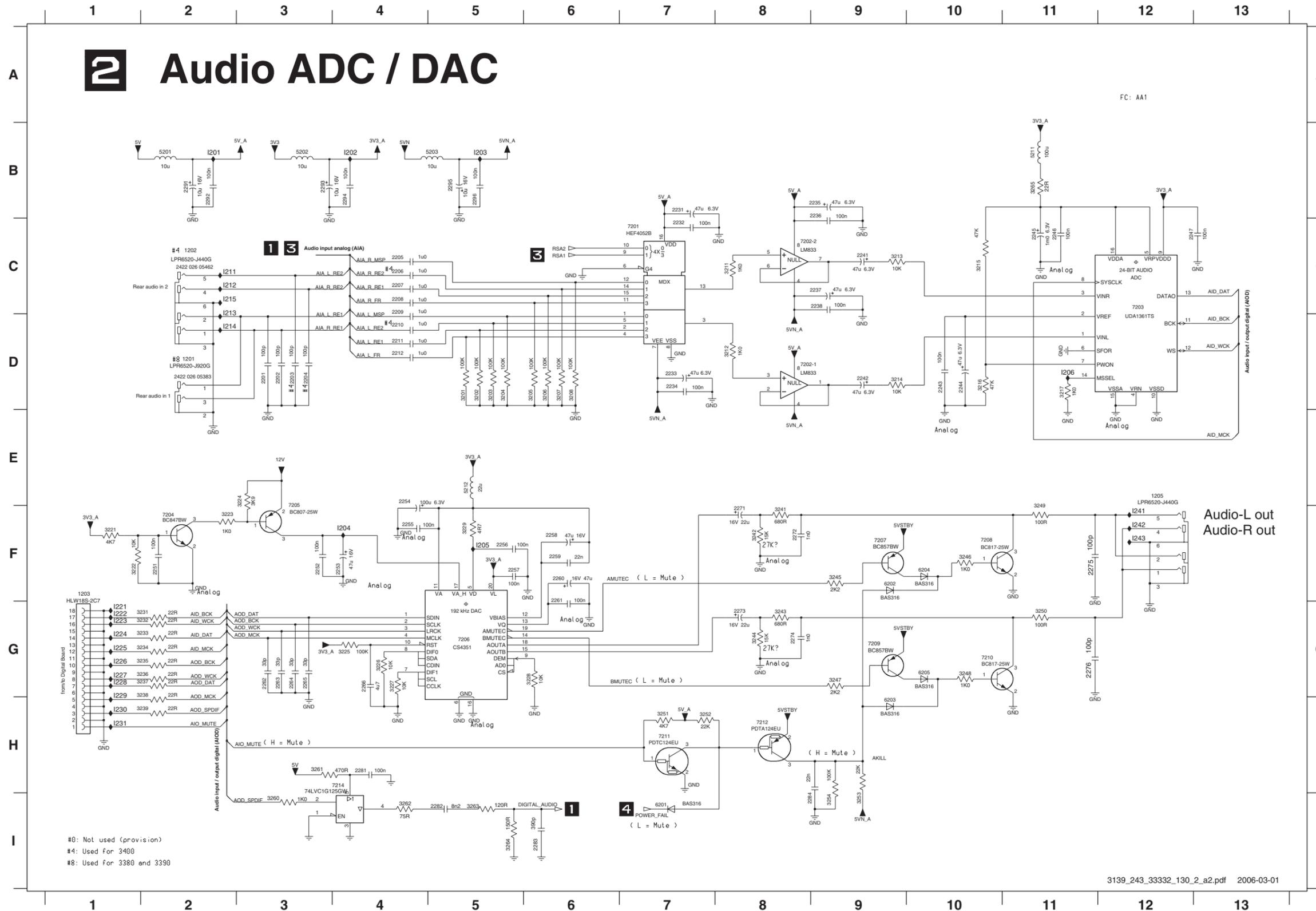
1 Video input / output



#0: Not used
 #4: Used for 3400
 #8: Used for 3380 and 3390

1111-A D2	1126 H6
1111-B C2	1127 H6
1111-C E2	1128 H6
1112 F2	1129 H6
1113 G2	1130 H7
1114 F2	1131 H7
1121 H6	1132 H7
1122 H6	1133 H7
1131-1 H13	1134 H7
1131-2 F13	1135 H7
1132-A C13	1136 H7
1132-B B13	1137 H7
1132-C D13	1138 H8
2101 B4	1139 H8
2102 B4	1140 H8
2103 B6	1141 H8
2104 B6	1142 D12
2111 C3	1143 D12
2112 E3	1144 B12
2113 E3	1145 H13
2114 E4	1146 F13
2115 I3	1147 H13
2116 I3	1148 H13
2117 I3	1149 F2
2121 C5	1150 F13
2131 B10	1151 E13
2132 C10	
2133 C11	
2134 D11	
2135 D11	
2136 E9	
2137 E9	
2138 F11	
2139 F11	
2140 G9	
2141 H9	
2142 H11	
2143 I11	
2151 C12	
2152 D12	
2153 D12	
2154 G12	
2155 H12	
2156 H12	
3111 D4	
3112 E4	
3113 E4	
3114 H4	
3115 H4	
3116 H4	
3121 B9	
3122 B9	
3123 B9	
3124 C11	
3125 D10	
3126 D10	
3127 E9	
3128 E8	
3129 E9	
3130 F10	
3131 F10	
3132 F11	
3133 G9	
3134 H8	
3135 H9	
3136 H10	
3137 H10	
3138 I11	
4111 C5	
4112 D5	
4113 G5	
4114 G5	
4115 E5	
4116 G5	
4117 H5	
4118 H5	
4119 H5	
4121 B11	
4122 D11	
4123 E9	
4124 F11	
4125 G9	
4126 H11	
501 B4	
502 B6	
6111 E3	
6112 E4	
6113 E3	
6114 E4	
6121 D12	
6122 D12	
6123 D11	
6124 D12	
7111 B9	
7112 C10	
7113 E9	
7114 F10	
7115 G9	
7116 H10	
I02 B5	
I03 B7	
I11 C1	
I112 D3	
I113 E3	
I114 F3	
I115 F3	
I116 G3	
I117 G3	
I118 G3	
I119 G3	
I120 H2	
I121 H2	
I122 H2	
I124 H2	
I125 H6	

PAINEL ANALÓGICO ÁUDIO ADC/DAC



2 Audio ADC / DAC

#0: Not used (provision)
 #4: Used For 3400
 #8: Used for 3380 and 3390

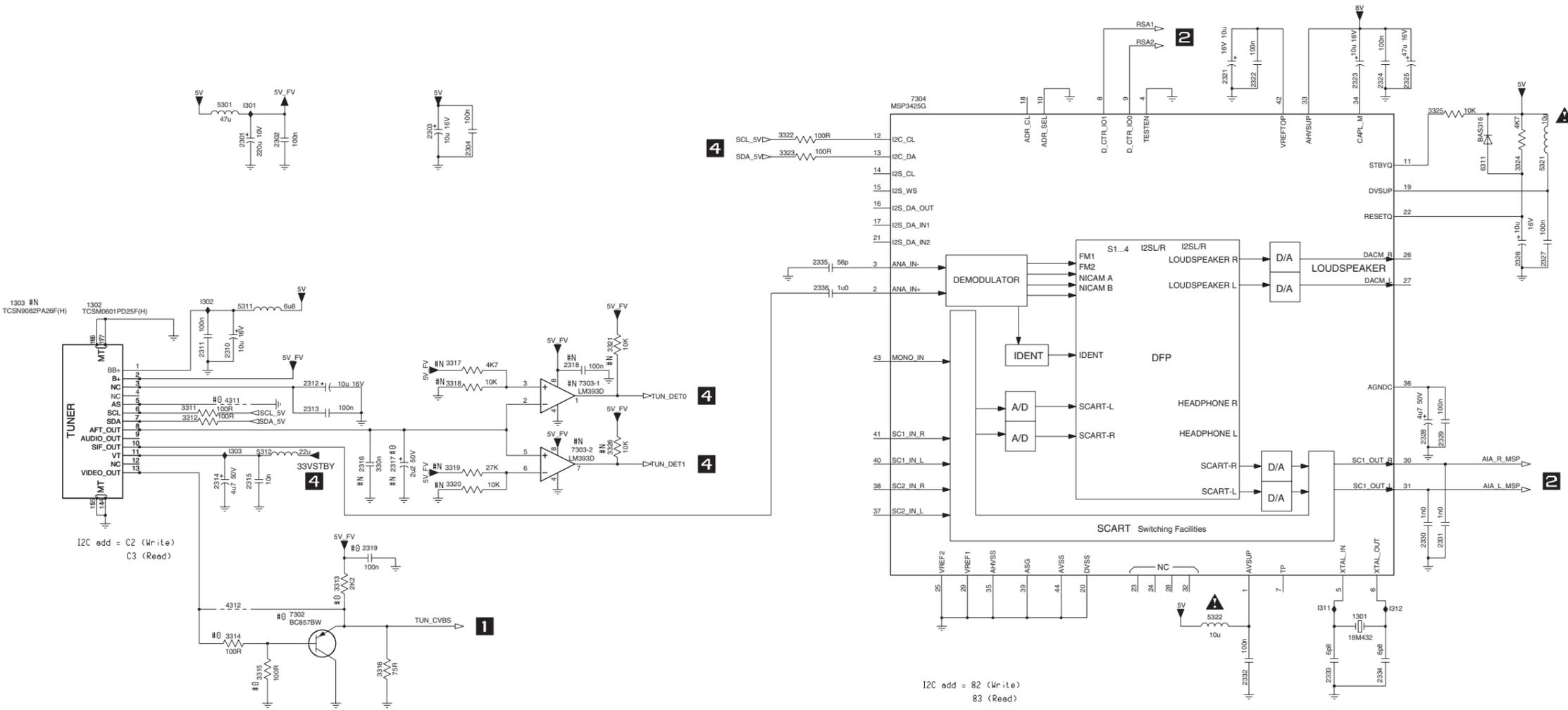
1201 D2	3253 I9
1202 C2	3254 I9
1203 F1	3260 I3
1205 E12	3261 H3
2201 D3	3262 I4
2202 D3	3263 I5
2203 D3	3264 I5
2204 D3	3265 B11
2205 C4	5201 B2
2206 C4	5202 B3
2207 C4	5203 B5
2208 C4	5211 B11
2209 C4	5212 E5
2210 D4	6201 I7
2211 D4	6202 F9
2212 D4	6203 H9
2231 B7	6204 F10
2232 C7	6205 G10
2233 D7	7201 C7
2234 D7	7202-1 D8
2235 B9	7202-2 C8
2236 B9	7203 C12
2237 C9	7204 F2
2238 C9	7205 F3
2241 C9	7206 G5
2242 D9	7207 F9
2243 D10	7208 F10
2244 D10	7209 G9
2245 C11	7210 G10
2246 C11	7211 H7
2247 C12	7212 H8
2251 F2	7214 H4
2252 F3	I201 B2
2253 F4	I202 B4
2254 E4	I203 B5
2255 F4	I204 F4
2256 F5	I205 F5
2257 F5	I206 D11
2258 F6	I211 C2
2259 F6	I212 C2
2260 F6	I213 C2
2261 G6	I214 D2
2262 G3	I215 C2
2263 G3	I221 G1
2264 G3	I222 G1
2265 G3	I223 G1
2266 G4	I224 G1
2271 F8	I225 G1
2272 F8	I226 G1
2273 G8	I227 G1
2274 G8	I228 G1
2275 F11	I229 G1
2276 G11	I230 H1
2281 H4	I231 H1
2282 I5	I241 F12
2283 I6	I242 F12
2284 I8	I243 F12
2291 B2	
2292 B2	
2293 B3	
2294 B4	
2295 B5	
2296 B5	
3201 D5	
3202 D5	
3203 D5	
3204 D5	
3205 D6	
3206 D6	
3207 D6	
3208 D6	
3211 C8	
3212 D8	
3213 C9	
3214 D9	
3215 C10	
3216 D10	
3217 D11	
3221 F1	
3222 F1	
3223 F2	
3224 E3	
3225 G4	
3226 G4	
3227 G4	
3228 G6	
3229 F5	
3231 G2	
3232 G2	
3233 G2	
3234 G2	
3235 G2	
3236 G2	
3237 G2	
3238 G2	
3239 H2	
3241 F8	
3242 F8	
3243 G8	
3244 G8	
3245 F9	
3246 F10	
3247 G9	
3248 G10	
3249 F11	
3250 G11	
3251 H7	
3252 H7	

PAINEL ANALÓGICO TUNER E PROCESSADOR DE ÁUDIO MULTI (MSP)

3 Tuner and multi sound processor (MSP)

FC: AZ1

- 1301 G12
- 1302 D1
- 1XX0 D1
- 2301 C3
- 2302 C3
- 2303 C4
- 2304 C4
- 2310 E2
- 2311 E2
- 2312 E3
- 2313 E3
- 2314 F2
- 2315 F3
- 2316 F4
- 2317 F4
- 2318 E5
- 2319 F4
- 2321 B11
- 2322 B11
- 2323 B12
- 2324 B12
- 2325 B12
- 2326 D13
- 2327 D13
- 2328 E12
- 2329 E13
- 2330 F12
- 2331 F13
- 2332 G11
- 2333 G12
- 2334 G12
- 2335 D7
- 2336 D7
- 3311 E2
- 3312 E2
- 3313 G3
- 3314 G2
- 3315 G3
- 3316 G4
- 3317 E4
- 3318 E4
- 3319 F4
- 3320 F4
- 3321 E6
- 3322 C7
- 3323 C7
- 3324 C13
- 3325 C13
- 3326 E6
- 4311 E2
- 4312 G2
- 5301 C2
- 5311 D3
- 5312 E3
- 5321 C13
- 5322 G11
- 6311 C13
- 7302 G3
- 7303-1 E5
- 7303-2 E5
- 7304 C8
- I301 D2
- I301 C3
- I303 E3
- I311 G12
- I312 G12



Version table for 1302

APAC		Nafta /Latam
Taiwan / S. Korea	All others	
NTSC N90821A26F 2422 542 00035	PAL M0601PD25F 2422 542 00034	NTSC N90821A26F 2422 542 00035

AFT	<1.5V	1.5V~3V	>3V
TUN_DET0	1	1	0
TUN_DET1	0	1	1

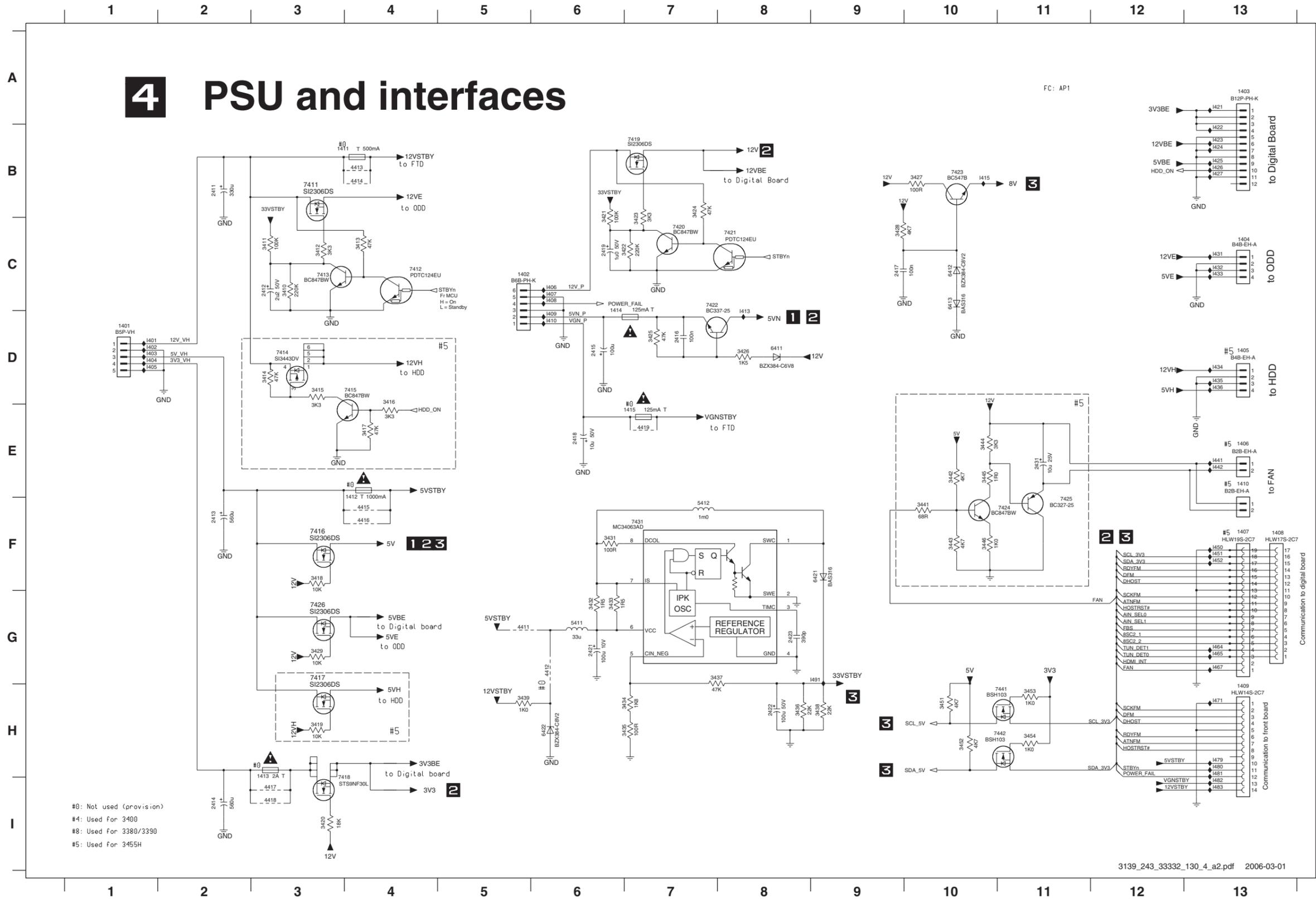
Version table for 7300

APAC		Nafta /Latam
Taiwan / S. Korea	All others	
MSP3425G 9322 186 86671	MSP3415G 9322 186 87668	MSP3425G 9322 186 86671

#0: Not used (provision)
#N: For NTSC tuner

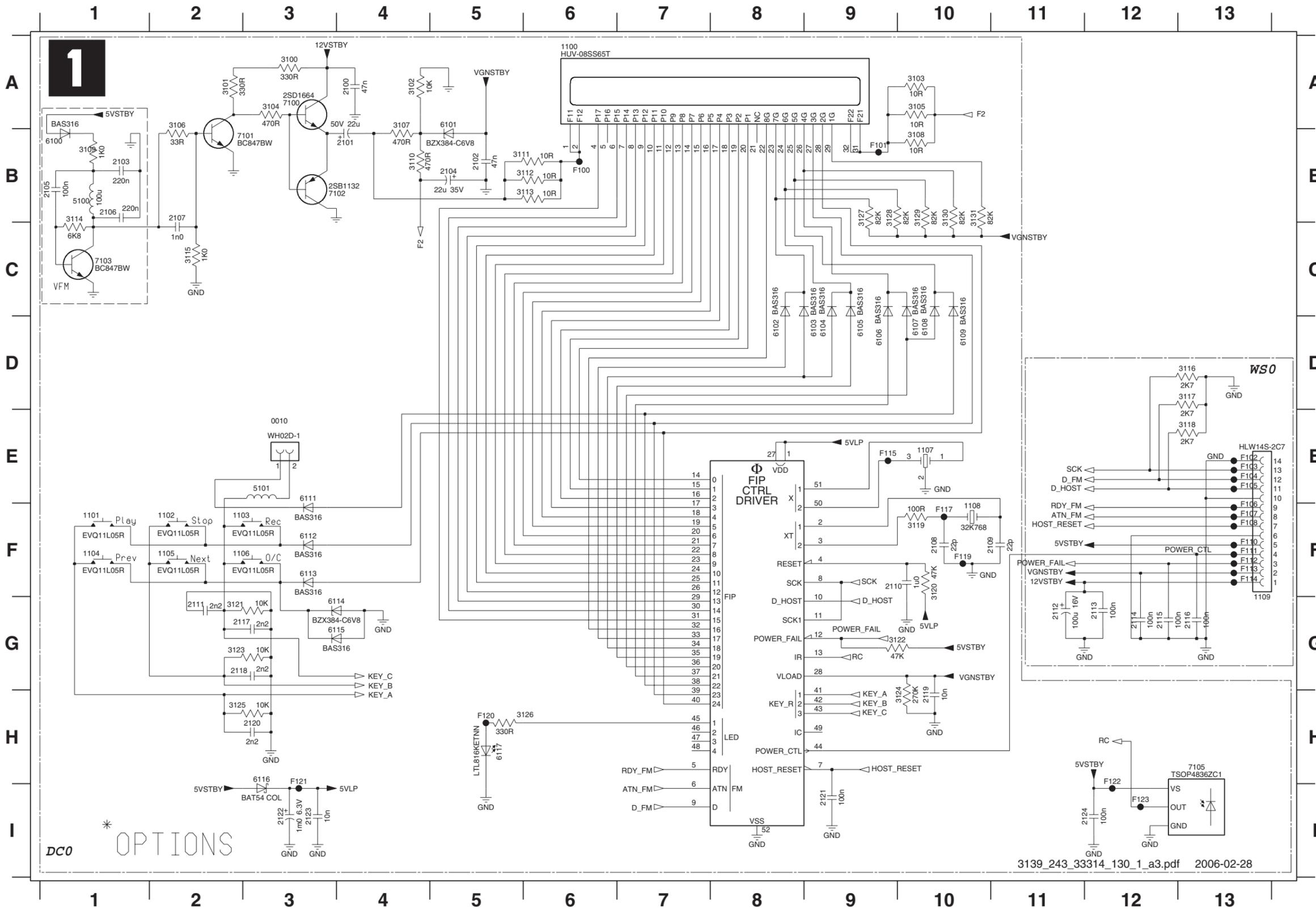
PAINEL ANALÓGICO - PSU E INTERFACES

4 PSU and interfaces



- 1401 D1
- 1402 C5
- 1403 A13
- 1404 C13
- 1405 D13
- 1406 E13
- 1407 F13
- 1408 F13
- 1409 H13
- 1410 E13
- 1411 B3
- 1412 E4
- 1413 H3
- 1414 C6
- 1415 E7
- 2411 B2
- 2412 C3
- 2413 F2
- 2414 I2
- 2415 D6
- 2416 D7
- 2417 C9
- 2418 E6
- 2419 C6
- 2421 G6
- 2422 H8
- 2423 G8
- 2431 E11
- 3410 C3
- 3411 C3
- 3412 C3
- 3413 C4
- 3414 D3
- 3415 D3
- 3416 D4
- 3417 E4
- 3418 F3
- 3419 H3
- 3420 I3
- 3421 B6
- 3422 C7
- 3423 C7
- 3424 B7
- 3425 D7
- 3426 D8
- 3427 B10
- 3428 C9
- 3429 G3
- 3431 F6
- 3432 G6
- 3433 G6
- 3434 H7
- 3435 H7
- 3436 H8
- 3437 G7
- 3438 H9
- 3439 H5
- 3441 F10
- 3442 E10
- 3443 F10
- 3444 E10
- 3445 E10
- 3446 F10
- 3451 H10
- 3452 H10
- 3453 H11
- 3454 H11
- 4411 G5
- 4412 G6
- 4413 B4
- 4414 B4
- 4415 F4
- 4416 F4
- 4417 I3
- 4418 I3
- 4419 E7
- 5411 G6
- 5412 F7
- 6411 D8
- 6412 C10
- 6413 C10
- 6421 F9
- 6422 H6
- 7411 B3
- 7412 C4
- 7413 C3
- 7414 D3
- 7415 D4
- 7416 F3
- 7417 G3
- 7418 I3
- 7419 B7
- 7420 C7
- 7421 C8
- 7422 C7
- 7423 B10
- 7424 F11
- 7425 E11
- 7426 G3
- 7431 F7
- 7441 H10
- 7442 H10
- I401 D1
- I402 D1
- I403 D1
- I404 D1
- I405 D1
- I406 C6
- I409 D6
- I410 D6
- I413 D8
- I415 B10
- I421 A13
- I422 B13
- I423 B13
- I424 B13
- I425 B13
- I426 B13
- I427 B13
- I431 C13
- I432 C13
- I433 C13
- I434 D13
- I435 D13
- I436 D13
- I441 E13
- I442 E13
- I450 F13
- I451 F13
- I452 F13
- I464 G13
- I465 G13
- I467 G13
- I471 H13
- I479 H13
- I480 H13
- I481 H13
- I482 I13
- I483 I13
- I491 G9

PANEL FRONTAL - DISPLAY

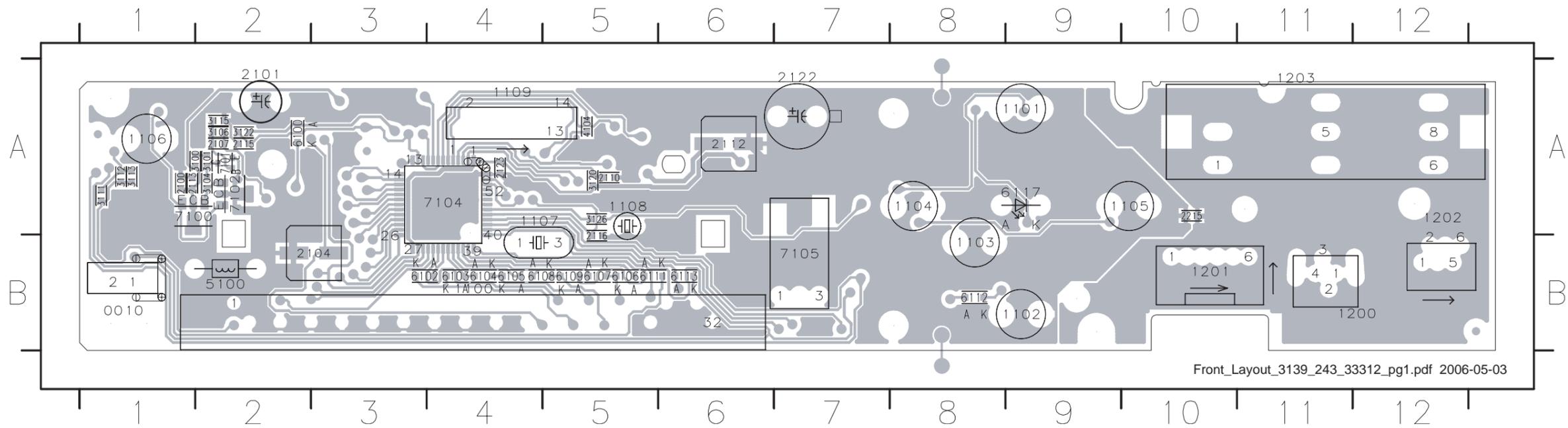


0010 E3	6108 D10
1100 A6	6109 D10
1101 F1	6111 E3
1102 F2	6112 F3
1103 F2	6113 F3
1104 F1	6114 G3
1105 F2	6115 G3
1106 F2	6116 H3
1107 E10	6117 H5
1108 F10	7100 A3
1109 F13	7101 B2
2100 A4	7102 B3
2101 B4	7103 C1
2102 B5	7105 H13
2103 B1	F100 B6
2104 B5	F101 B9
2105 B1	F102 E13
2106 B1	F103 E13
2107 B2	F104 E13
2108 F10	F105 E13
2109 F11	F106 F13
2110 F9	F107 F13
2111 G2	F108 F13
2112 G11	F110 F13
2113 G12	F111 F13
2114 G12	F112 F13
2115 G12	F113 F13
2116 G13	F114 F13
2117 G2	F115 E9
2118 G2	F117 F10
2119 H10	F119 F10
2120 H3	F120 H5
2121 I9	F121 H3
2122 I3	F122 H12
2123 I3	F123 I12
2124 I12	
3100 A3	
3101 A2	
3102 A4	
3103 A10	
3104 A3	
3105 A10	
3106 A2	
3107 A4	
3108 B10	
3109 B1	
3110 B4	
3111 B5	
3112 B6	
3113 B6	
3114 B1	
3115 C2	
3116 D13	
3117 D13	
3118 E13	
3119 F10	
3120 F10	
3121 G2	
3122 G9	
3123 G2	
3124 H10	
3125 H2	
3126 H6	
3127 B9	
3128 B9	
3129 B10	
3130 B10	
3131 B10	
5100 B1	
5101 E3	
6100 B1	
6101 A5	
6102 D8	
6103 D9	
6104 D9	
6105 D9	
6106 D9	
6107 D10	

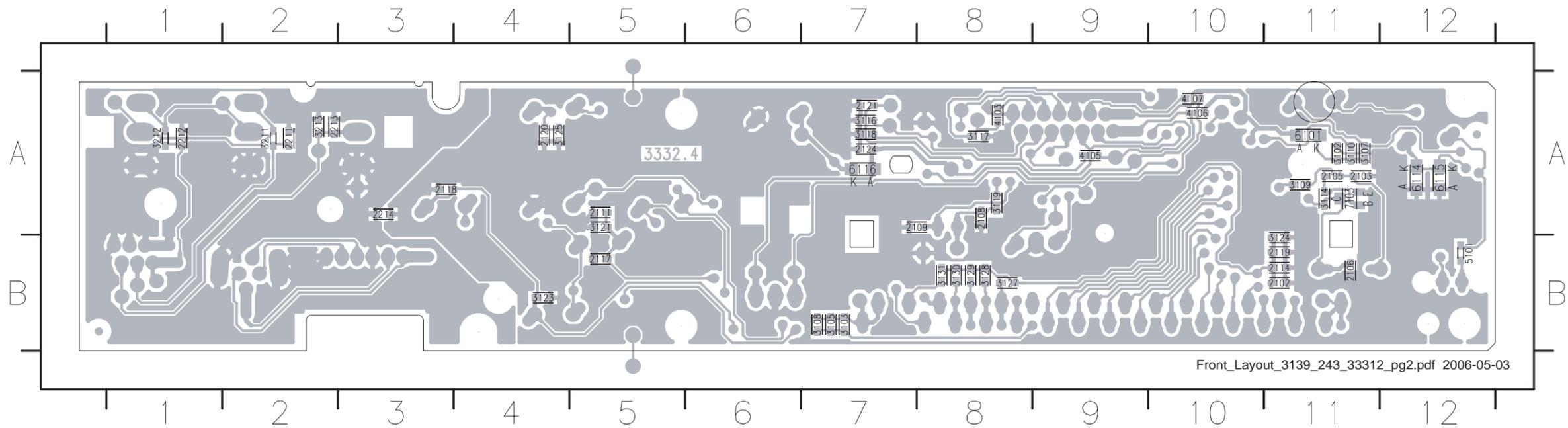
* OPTIONS

PAINEL FRONTAL - LAYOUT SUPERIOR (SMD + COMPONENTES) E INFERIOR (COMPONENTES)

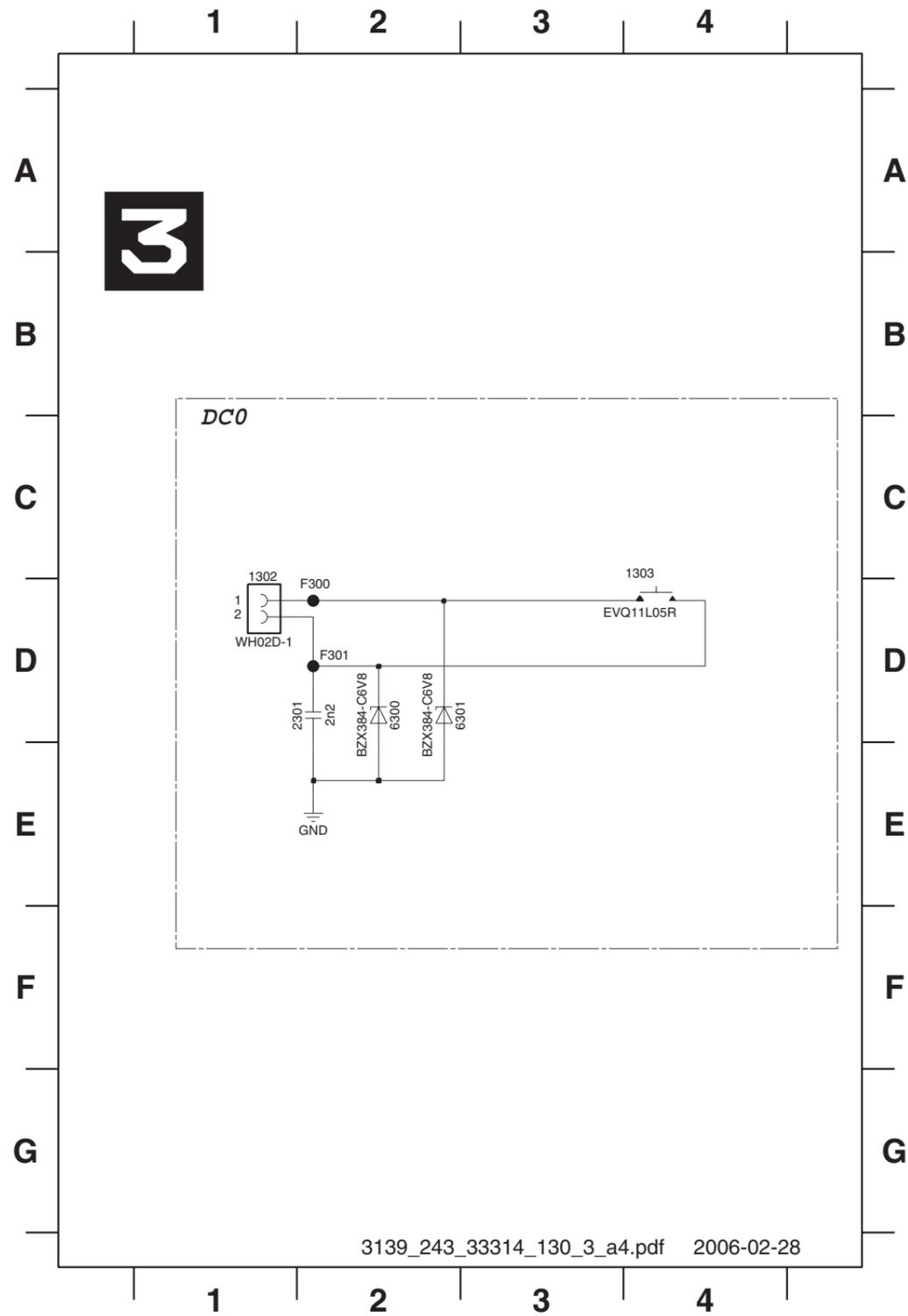
0010	B1	1104	A8	1109	A4	2100	A1	2112	A6	2123	A4	3106	A2	3120	A5	6100	A2	6106	B5	6112	B8	7102	A2
1100	B4	1105	A10	1200	B12	2101	A2	2115	A1	2215	A10	3111	A1	3122	A2	6102	B3	6107	B5	6113	B6	7104	A4
1101	A9	1106	A1	1201	B10	2104	B3	2115	A2	3100	A1	3112	A1	3126	A5	6103	B4	6108	B4	6117	A9	7105	B7
1102	B9	1107	A4	1202	A12	2107	A2	2116	B5	3101	A2	3113	A1	4104	A5	6104	B4	6109	B5	7100	A1		
1103	B8	1108	A5	1203	A11	2110	A5	2122	A7	3104	A2	3115	A2	5100	B2	6105	B4	6111	B5	7101	A2		



2102	B11	2108	A8	2117	B5	2121	A7	2213	A2	3105	B7	3110	A11	3118	A7	3124	B11	3129	B8	3212	A1	4106	A10	6114	A12
2103	A11	2109	A7	2118	A3	2124	A7	2214	A3	3107	A11	3114	A11	3119	A8	3125	A4	3130	B8	3213	A2	4107	A10	6115	A12
2105	A11	2111	A5	2119	B11	2211	A2	3102	A11	3108	B7	3116	A7	3121	A5	3127	B8	3131	B8	4103	A8	5101	B12	6116	A7
2106	B11	2114	B11	2120	A4	2212	A1	3103	B7	3109	A11	3117	A8	3123	B4	3128	B8	3211	A2	4105	A9	6101	A11	7103	A11

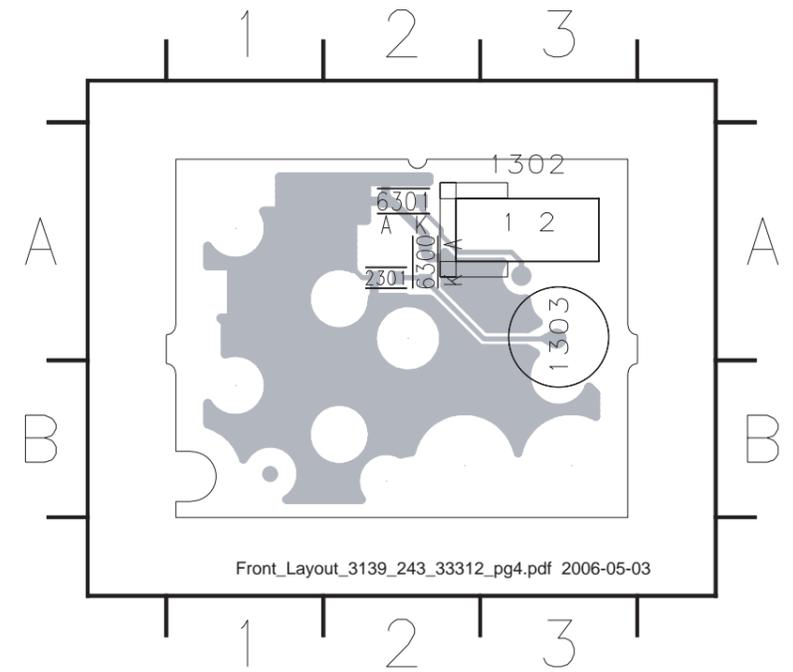


PAINEL FRONTAL - STANDBY

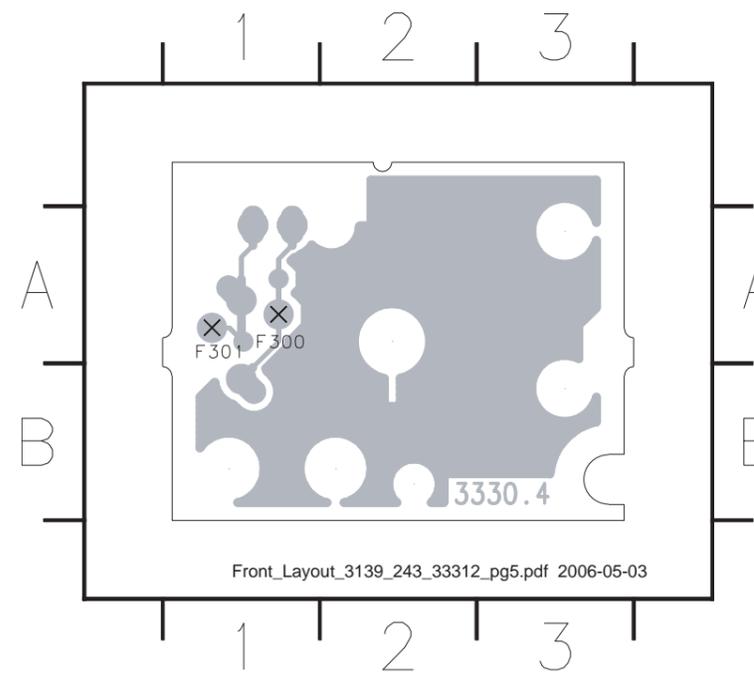


- 1302 C1
- 1303 C4
- 2301 D2
- 6300 D2
- 6301 D2
- F300 D2
- F301 D2
- I300 D3

PAINEL FRONTAL - STANDBY - LAYOUT SUPERIOR E INFERIOR

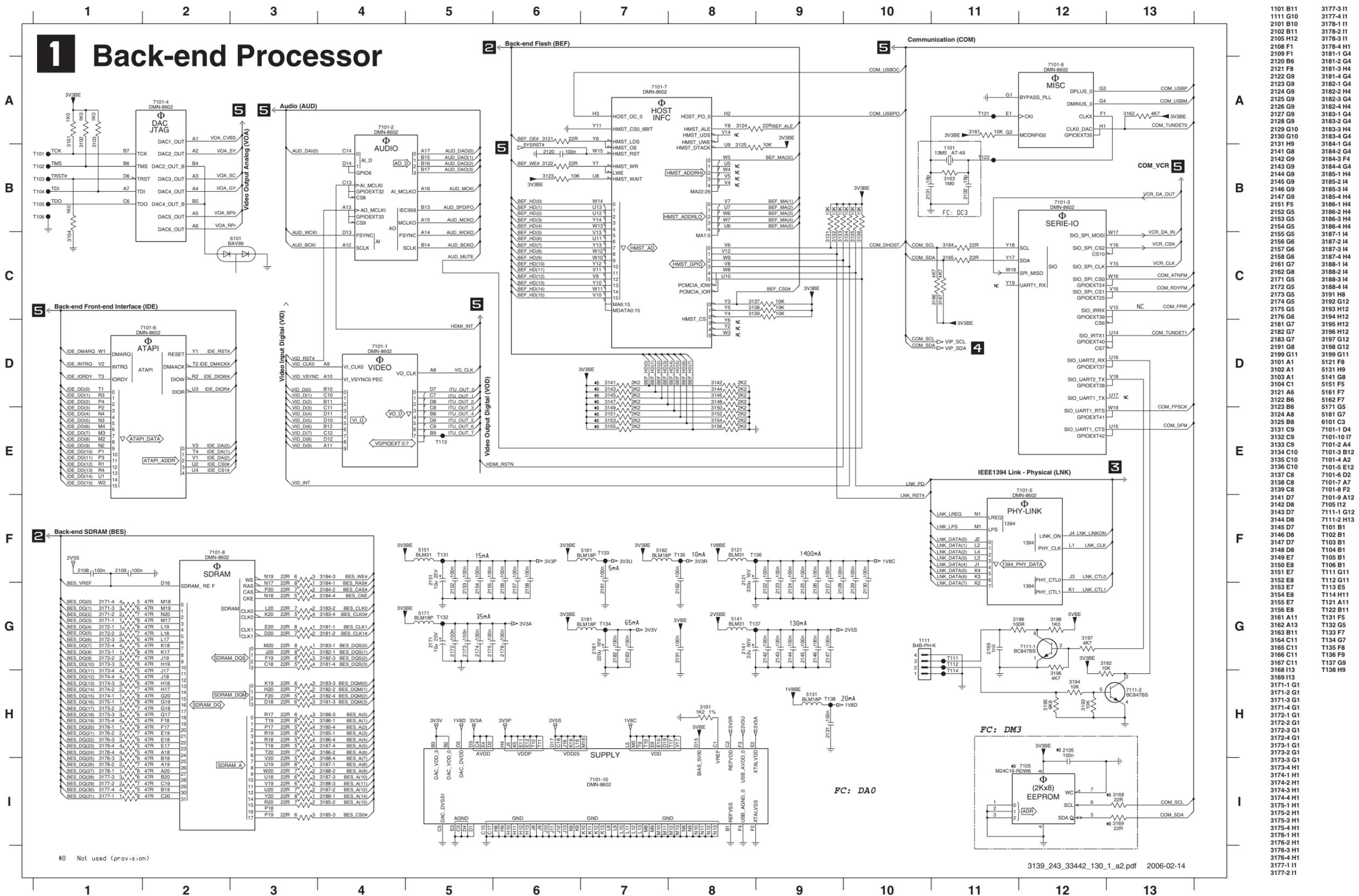


- 1302 A3
- 1303 A3
- 2301 A2
- 6300 A2
- 6301 A2



- F300 A1
- F300 A1
- F301 A1
- F301 A1

PAINEL DIGITAL- PROCESSADOR TRASEIRO

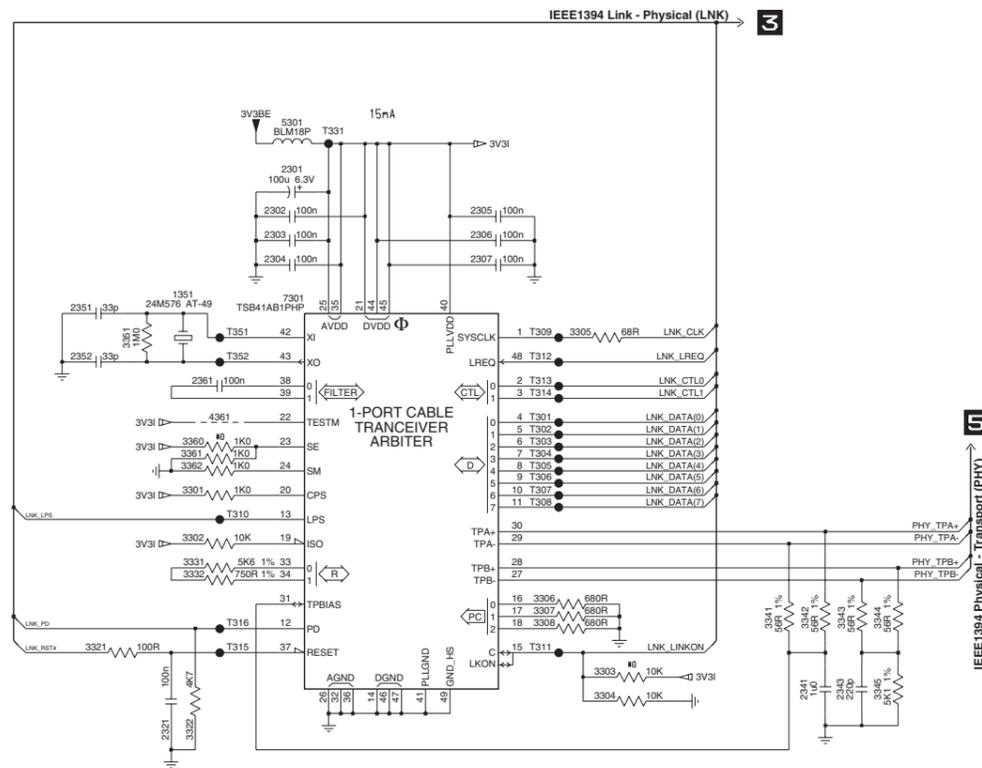


- 1101 B11
- 1111 G10
- 2101 B10
- 2102 B11
- 2105 H12
- 2108 F1
- 2109 F1
- 2120 B6
- 2121 F8
- 2122 G9
- 2123 G9
- 2124 G9
- 2125 G9
- 2126 G9
- 2127 G9
- 2128 G9
- 2129 G10
- 2130 G10
- 2131 H9
- 2141 G8
- 2142 G9
- 2143 G9
- 2144 G9
- 2145 G9
- 2146 G9
- 2147 G9
- 2151 F5
- 2152 G5
- 2153 G5
- 2154 G5
- 2155 G5
- 2156 G6
- 2157 G6
- 2158 G6
- 2161 G7
- 2162 G8
- 2171 G5
- 2172 G5
- 2173 G5
- 2174 G5
- 2175 G5
- 2176 G6
- 2181 G7
- 2182 G7
- 2183 G7
- 2191 G8
- 2199 G11
- 3101 A1
- 3102 A1
- 3103 A1
- 3104 C1
- 3121 A6
- 3122 B6
- 3123 B6
- 3124 B6
- 3125 B6
- 3126 B6
- 3127 B6
- 3128 B6
- 3129 B6
- 3130 B6
- 3131 C9
- 3132 C9
- 3133 C9
- 3134 C10
- 3135 C10
- 3136 C10
- 3137 C8
- 3138 C8
- 3139 C8
- 3141 D7
- 3142 D8
- 3143 D7
- 3144 D8
- 3145 D7
- 3146 D8
- 3147 D7
- 3148 D8
- 3149 E7
- 3150 E8
- 3151 E7
- 3152 E8
- 3153 E7
- 3154 E8
- 3155 E7
- 3156 E8
- 3161 A11
- 3162 A13
- 3163 B11
- 3164 C11
- 3165 C11
- 3166 C11
- 3167 C11
- 3168 H3
- 3169 H3
- 3171-1 G1
- 3171-2 G1
- 3171-3 G1
- 3171-4 G1
- 3172-1 G1
- 3172-2 G1
- 3172-3 G1
- 3172-4 G1
- 3173-1 G1
- 3173-2 G1
- 3173-3 G1
- 3173-4 H1
- 3174-1 H1
- 3174-2 H1
- 3174-3 H1
- 3174-4 H1
- 3175-1 H1
- 3175-2 H1
- 3175-3 H1
- 3175-4 H1
- 3176-1 H1
- 3176-2 H1
- 3176-3 H1
- 3176-4 H1
- 3177-1 H1
- 3177-2 H1

#0 Not used (provision)

PAINEL DIGITAL - CAMADA FISICA IEEE1394

3 IEEE1394 Physical Layer



FC: ME0

#0 Not used (provision)

- 1351 D5
- 2301 D6
- 2302 D6
- 2303 D6
- 2304 D6
- 2305 D7
- 2306 D7
- 2307 D7
- 2321 G5
- 2341 G9
- 2343 G9
- 2351 D5
- 2352 E5
- 2361 E5
- 3301 E5
- 3302 F5
- 3303 G8
- 3304 G8
- 3305 E8
- 3306 F7
- 3307 F7
- 3308 F7
- 3321 F5
- 3322 G5
- 3331 F5
- 3332 F5
- 3341 F9
- 3342 F9
- 3343 F9
- 3344 F9
- 3345 G9
- 3351 E5
- 3360 E5
- 3361 E5
- 3362 E5
- 4361 E6
- 5301 C6
- 7301 D6
- T301 E7
- T302 E7
- T303 E7
- T304 E7
- T305 E7
- T306 E7
- T307 E7
- T308 F7
- T309 E7
- T310 F6
- T311 F7
- T312 E7
- T313 E7
- T314 E7
- T315 F6
- T316 F6
- T331 C6
- T351 E6
- T352 E6

PAINEL DIGITAL - PROCESSADOR DE ENTRADA DE VÍDEO

4 Video Input Processor

1 2 3 4 5 6 7 8 9 10 11 12 13

A
B
C
D
E
F
G
H
I

A
B
C
D
E
F
G
H
I

- 1461 D7
- 2401 C9
- 2402 C9
- 2403 C9
- 2404 C9
- 2411 B9
- 2412 B9
- 2413 B9
- 2414 B9
- 2415 B10
- 2421 B7
- 2422 B7
- 2423 B7
- 2424 B7
- 2425 B8
- 2426 B8
- 2427 B8
- 2431 C7
- 2432 C7
- 2433 C7
- 2434 C7
- 2435 C8
- 2453 E6
- 2461 D6
- 2471 F6
- 2472 F6
- 2473 F6
- 2474 F6
- 2475 F6
- 2476 F6
- 2477 G6
- 2478 G6
- 2479 G6
- 2480 G6
- 2481 G2
- 2482 G3
- 2483 G3
- 2484 G3
- 2485 G4
- 2486 G4
- 2487 G4
- 2488 G4
- 2489 G5
- 2490 G5
- 3407 E6
- 3408 E6
- 3421 F5
- 3422 F5
- 3423 F5
- 3424 F5
- 3425 F5
- 3426 F5
- 3427 G5
- 3428 G5
- 3429 G5
- 3430 G5
- 3450 E10
- 3451 E10
- 3452 E6
- 3453 E6
- 3454 F10
- 3455 E6
- 3456 E10
- 3457 D10
- 3461 D7
- 3471 G2
- 3472 G2
- 3473 G3
- 3474 G3
- 3475 G3
- 3476 G4
- 3477 G4
- 3478 G4
- 3479 G4
- 3480 G5
- 3481 F10
- 3482 F10
- 3483 G10
- 3484 G10
- 3485 G10
- 3486-1 G10
- 3486-2 G10
- 3486-3 G10
- 3486-4 G10
- 3492-1 G10
- 3492-2 G10
- 3492-3 G10
- 3492-4 G10
- 4481 F11
- 4486 F11
- 5401 C9
- 5411 B9
- 5421 B7
- 5431 C7
- 7401 F9
- T400 G10
- T401 G10
- T402 G10
- T403 G10
- T404 G10
- T405 G10
- T406 G10
- T407 G10
- T408 G10
- T409 G10
- T411 F10
- T412 F10
- T421 E7
- T422 E7
- T423 E6
- T431 E10
- T432 E10
- T433 F10
- T434 F10

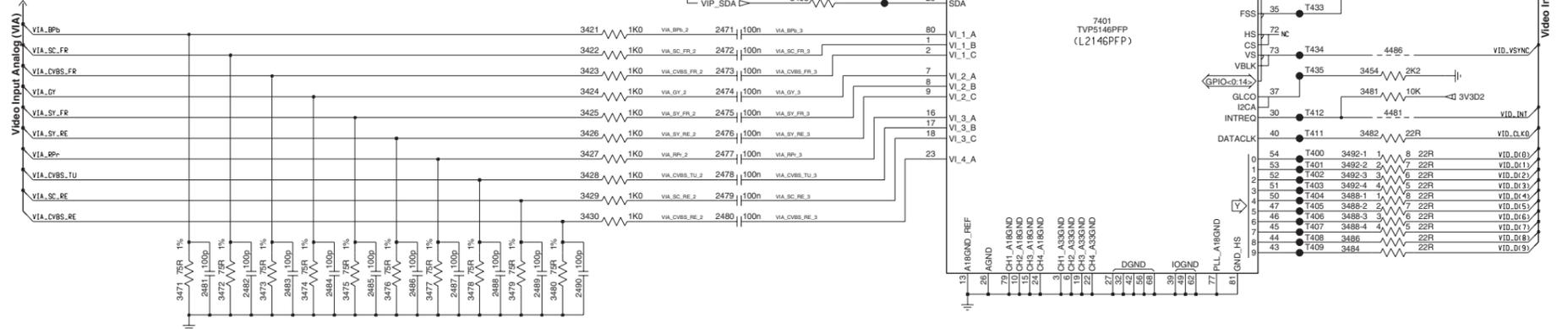
5

5

1

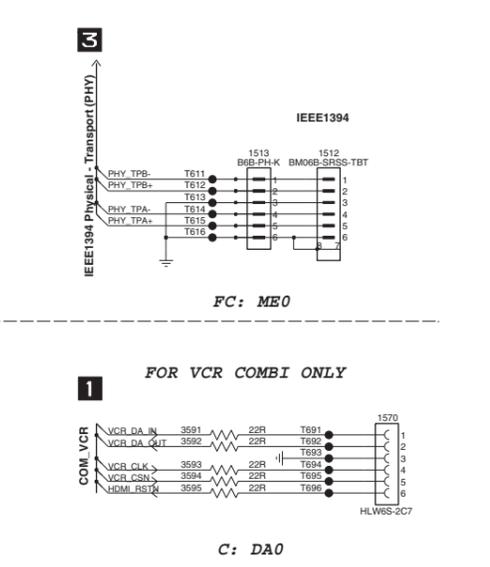
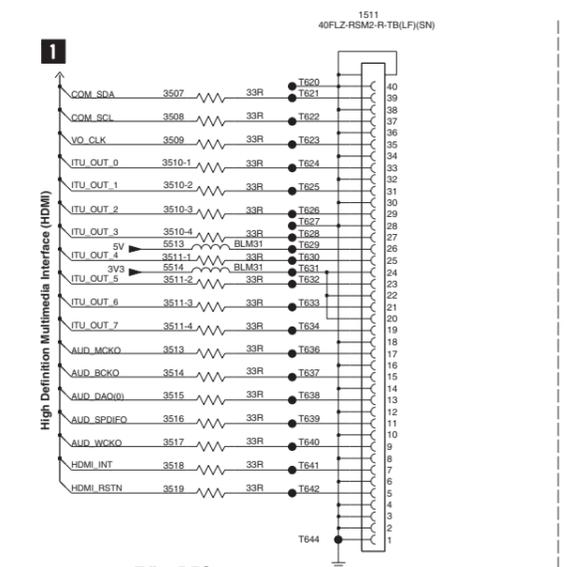
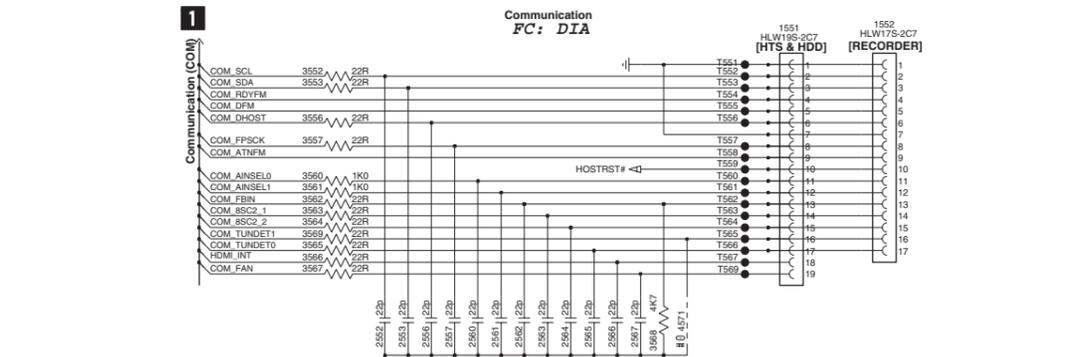
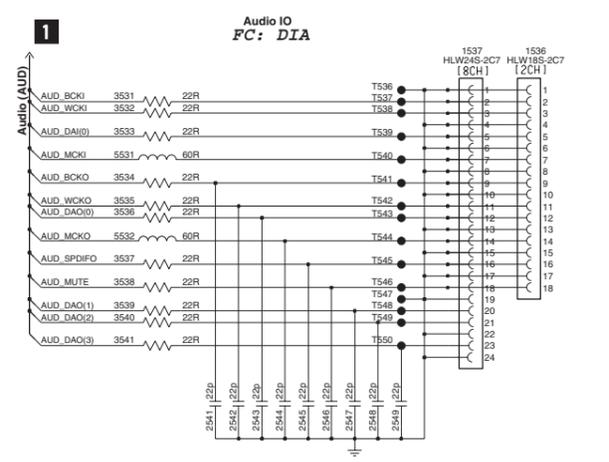
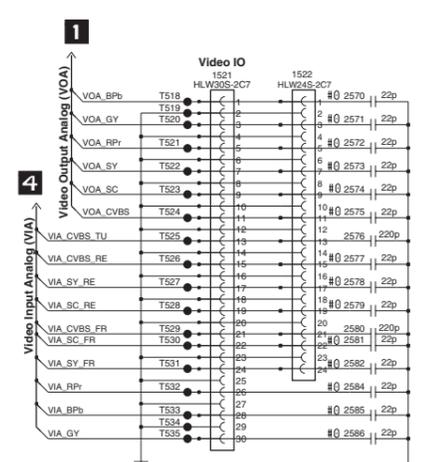
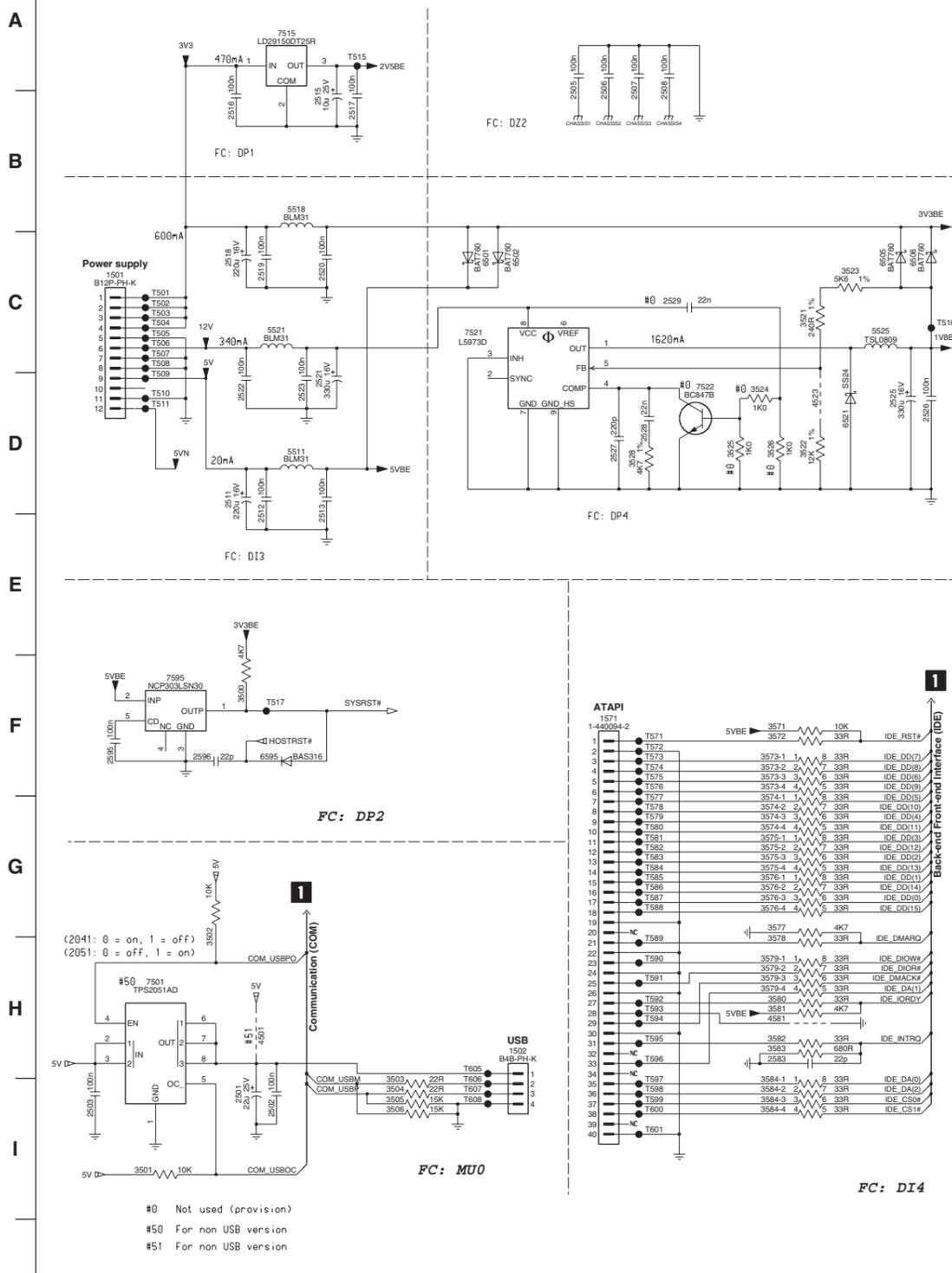
1 5

1



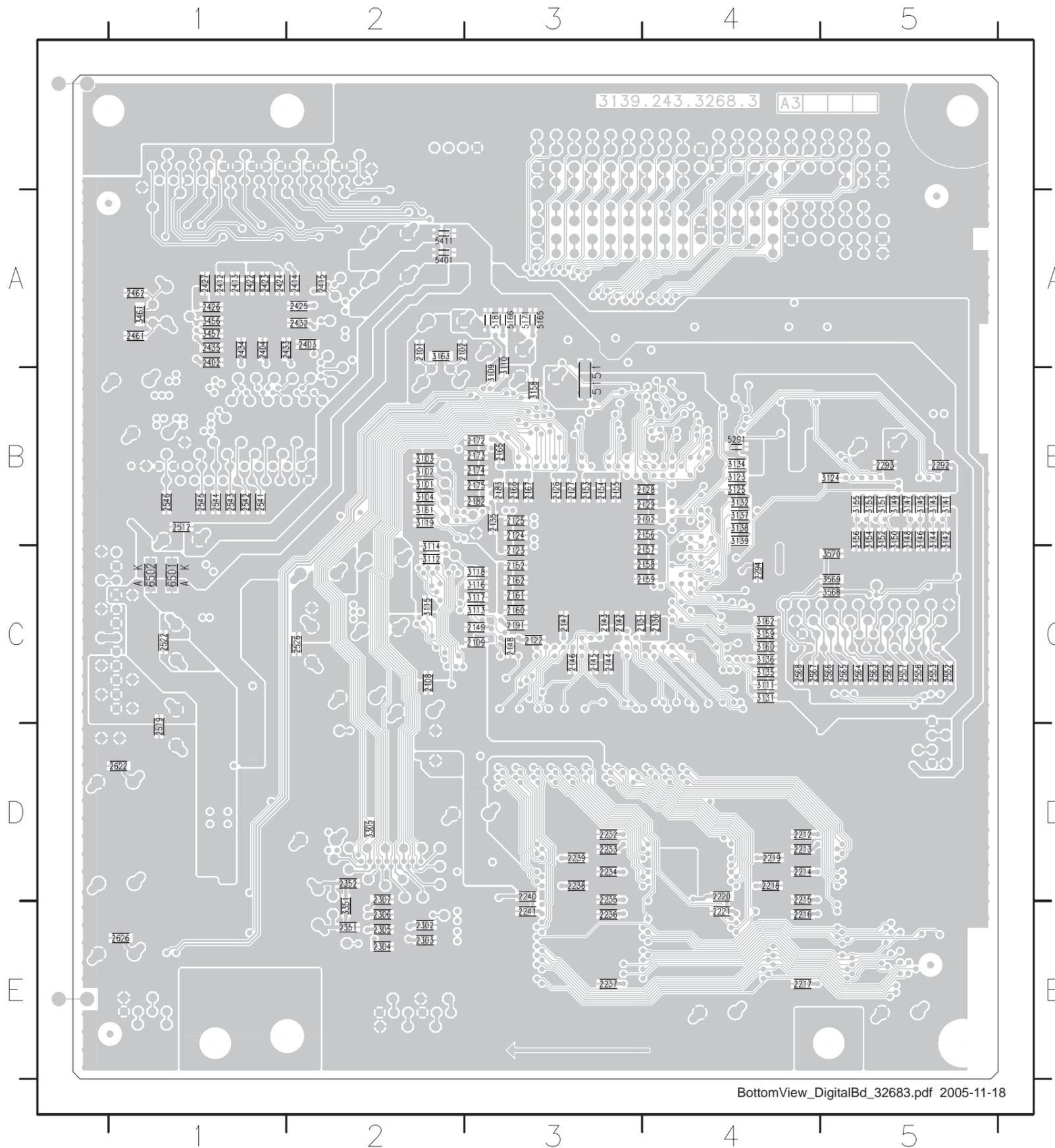
PANEL DIGITAL INTERFACES

5 Interfaces



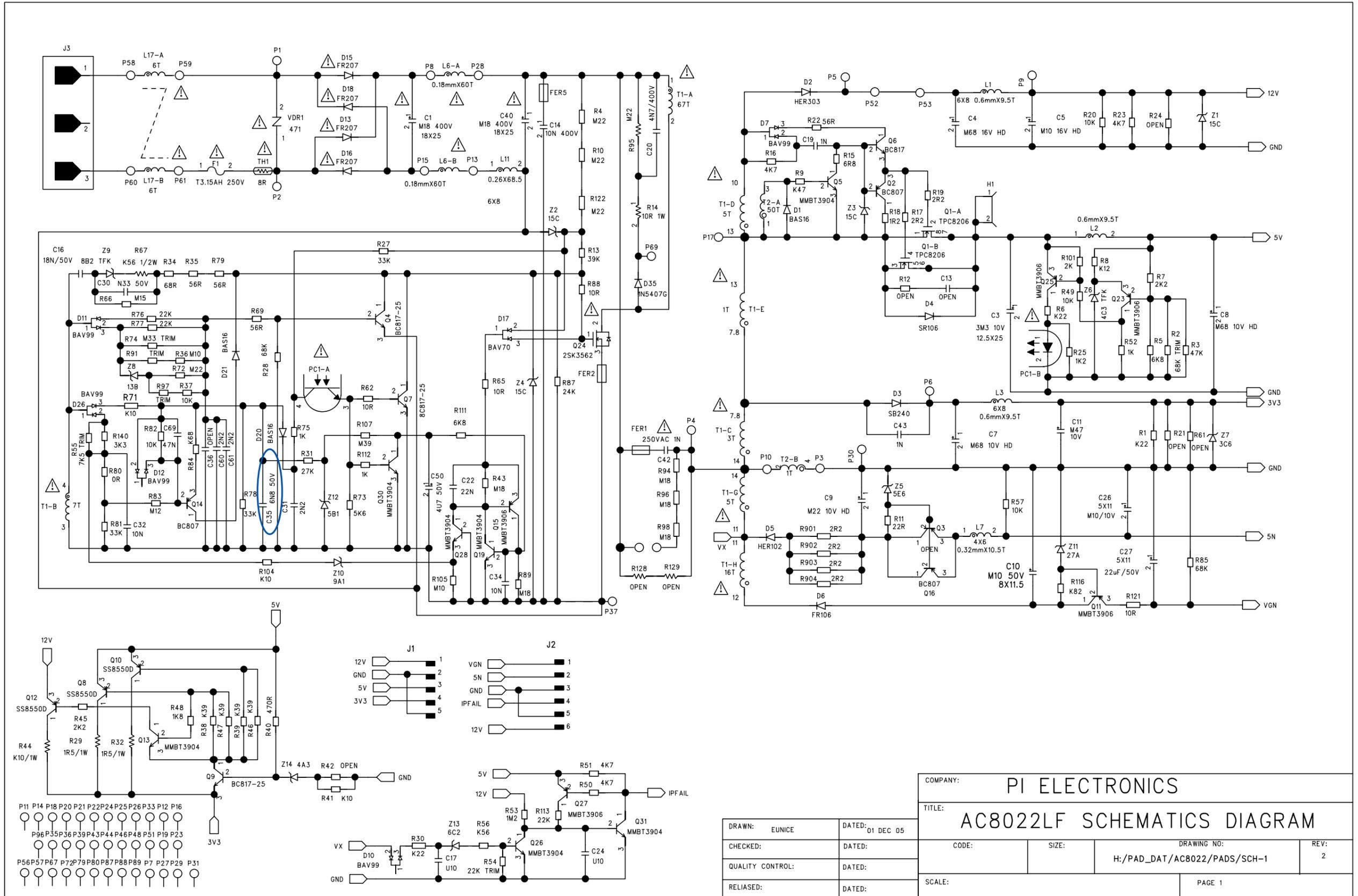
1501 C1	3538 B11	T542 A12
1502 H4	3539 B11	T543 B12
1511 F9	3540 B11	T544 B12
1512 G13	3541 B11	T545 B12
1513 G12	3542 B9	T546 B12
1521 A8	3543 D9	T547 B12
1522 A9	3544 D9	T548 B12
1536 A13	3545 D9	T549 B12
1537 A13	3546 E9	T550 B12
1551 D12	3547 E9	T551 D12
1552 D12	3548 E9	T552 D12
1570 H3	3549 E9	T553 D12
1571 F4	3550 E9	T554 D12
2501 I2	3551 E9	T555 D12
2502 I2	3552 E9	T556 D12
2503 I1	3553 E9	T557 D12
2505 A4	3554 F11	T558 D12
2506 A4	3555 E9	T559 D12
2507 A5	3556 F6	T560 E12
2508 A5	3557 F6	T561 E12
2511 D2	3558 F6	T562 E12
2512 D2	3559 F6	T563 E12
2513 D2	3560 F6	T564 E12
2515 B2	3561 F6	T565 E12
2516 B2	3562 F6	T566 E12
2517 B3	3563 F6	T567 E12
2518 C2	3564 G6	T568 E12
2519 C2	3565 G6	T569 E12
2520 C2	3566 G6	T570 F5
2521 D2	3567 G6	T571 F5
2522 D2	3568 G6	T572 F5
2523 D2	3569 G6	T573 F5
2524 D2	3570 G6	T574 F5
2525 D6	3571 G6	T575 F5
2526 D7	3572 G6	T576 F5
2527 D4	3573 G6	T577 G5
2528 D5	3574 G6	T578 G5
2529 C5	3575 G6	T579 G5
2541 C11	3576 H6	T580 G5
2542 C11	3577 H6	T581 G5
2543 C11	3578 H6	T582 G5
2544 C12	3579 H6	T583 G5
2545 C12	3580 H6	T584 G5
2546 C12	3581 H6	T585 G5
2547 C12	3582 H6	T586 G5
2548 C12	3583 H6	T587 G5
2549 C12	3584 H6	T588 H5
2552 E9	3585 H6	T589 H5
2553 E10	3586 H6	T590 H5
2556 E10	3587 H6	T591 H5
2557 E10	3588 H6	T592 H5
2560 E10	3589 H6	T593 H5
2561 E10	3590 H6	T594 H5
2562 E10	3591 H6	T595 H5
2563 E10	3592 H6	T596 H5
2564 E11	3593 H6	T597 I5
2565 E11	3594 H6	T598 I5
2566 E11	3595 H6	T599 I5
2567 E11	3596 H6	T600 I5
2570 A9	3597 H6	T601 I5
2571 A9	3598 H6	T602 H3
2572 A9	3599 H6	T603 I3
2573 A9	3600 H6	T604 I3
2574 A9	3601 H6	T605 H3
2575 B9	3602 H6	T606 I3
2576 B9	3603 H6	T607 I3
2577 B9	3604 H6	T608 I3
2578 B9	3605 H6	T609 I3
2579 B9	3606 H6	T610 I3
2580 B9	3607 H6	T611 G12
2581 B9	3608 H6	T612 G12
2582 B9	3609 H6	T613 G12
2583 B9	3610 H6	T614 G12
2584 C9	3611 H6	T615 G12
2585 C9	3612 H6	T616 G12
2586 C9	3613 H6	T617 G12
2587 C9	3614 H6	T618 G12
2588 C9	3615 H6	T619 G12
2589 C9	3616 H6	T620 G12
2590 C9	3617 H6	T621 G9
2591 C9	3618 H6	T622 G9
2592 C9	3619 H6	T623 G9
2593 C9	3620 H6	T624 G9
2594 C9	3621 H6	T625 G9
2595 F1	3622 H6	T626 G9
2596 F1	3623 H6	T627 G9
2597 F1	3624 H6	T628 G9
2598 F1	3625 H6	T629 G9
2599 F1	3626 H6	T630 H9
2600 F1	3627 H6	T631 H9
2601 H1	3628 H6	T632 H9
2602 H1	3629 H6	T633 H9
2603 H1	3630 H6	T634 H9
2604 H1	3631 H6	T635 H9
2605 H1	3632 H6	T636 H9
2606 H1	3633 H6	T637 H9
2607 H1	3634 H6	T638 H9
2608 H1	3635 H6	T639 H9
2609 H1	3636 H6	T640 H9
2610 H1	3637 H6	T641 H9
2611 H1	3638 H6	T642 H9
2612 H1	3639 H6	T643 H9
2613 H1	3640 H6	T644 H9
2614 H1	3641 H6	T645 H9
2615 H1	3642 H6	T646 H9
2616 H1	3643 H6	T647 H9
2617 H1	3644 H6	T648 H9
2618 H1	3645 H6	T649 H9
2619 H1	3646 H6	T650 H9
2620 H1	3647 H6	T651 H9
2621 H1	3648 H6	T652 H9
2622 H1	3649 H6	T653 H9
2623 H1	3650 H6	T654 H9
2624 H1	3651 H6	T655 H9
2625 H1	3652 H6	T656 H9
2626 H1	3653 H6	T657 H9
2627 H1	3654 H6	T658 H9
2628 H1	3655 H6	T659 H9
2629 H1	3656 H6	T660 H9
2630 H1	3657 H6	T661 H9
2631 H1	3658 H6	T662 H9
2632 H1	3659 H6	T663 H9
2633 H1	3660 H6	T664 H9
2634 H1	3661 H6	T665 H9
2635 H1	3662 H6	T666 H9
2636 H1	3663 H6	T667 H9
2637 H1	3664 H6	T668 H9
2638 H1	3665 H6	T669 H9
2639 H1	3666 H6	T670 H9
2640 H1	3667 H6	T671 H9
2641 H1	3668 H6	T672 H9
2642 H1	3669 H6	T673 H9
2643 H1	3670 H6	T674 H9
2644 H1	3671 H6	T675 H9
2645 H1	3672 H6	T676 H9
2646 H1	3673 H6	T677 H9
2647 H1	3674 H6	T678 H9
2648 H1	3675 H6	T679 H9
2649 H1	3676 H6	T680 H9
2650 H1	3677 H6	T681 H9
2651 H1	3678 H6	T682 H9
2652 H1	3679 H6	T683 H9
2653 H1	3680 H6	T684 H9
2654 H1	3681 H6	T685 H9
2655 H1	3682 H6	T686 H9
2656 H1	3683 H6	T687 H9
2657 H1	3684 H6	T688 H9
2658 H1	3685 H6	T689 H9
2659 H1	3686 H6	T690 H9
2660 H1	3687 H6	T691 H9
2661 H1	3688 H6	T692 H9
2662 H1	3689 H6	T693 H9
2663 H1	3690 H6	T694 H9
2664 H1	3691 H6	T695 H9
2665 H1	3692 H6	T696 H9
2666 H1	3693 H6	T697 H9
2667 H1	3694 H6	T698 H9
2668 H1	3695 H6	T699 H9
2669 H1	3696 H6	T700 H9
2670 H1	3697 H6	T701 H9
2671 H1	3698 H6	T702 H9
2672 H1	3699 H6	T703 H9
2673 H1	3700 H6	T704 H9
2674 H1	3701 H6	T705 H9
2675 H1	3702 H6	T706 H9
2676 H1	3703 H6	T707 H9
2677 H1	3704 H6	T708 H9
2678 H1	3705 H6	T709 H9
2679 H1	3706 H6	T710 H9
2680 H1	3707 H6	T711 H9
2681 H1	3708 H6	T712 H9
2682 H1	3709 H6	T713 H9
2683 H1	3710 H6	T714 H9
2684 H1	3711 H6	T715 H9
2685 H1	3712 H6	T716 H9
2686 H1	3713 H6	T717 H9
2687 H1	3714 H6	T718 H9
2688 H1	3715 H6	T719 H9
2689 H1	3716 H6	T720 H9
2690 H1	3717 H6	T721 H9
2691 H1	3718 H6	T722 H9
2692 H1	3719 H6	T723 H9
2693 H1	3720 H6	T724 H9
2694 H1	3721 H6	T725 H9
2695 H1	3722 H6	T726 H9
2696 H1	3723 H6	T727 H9
2697 H1	3724 H6	T728 H9
2698 H1	3725 H6	T729 H9
2699 H1	3726 H6	T730 H9
2700 H1	3727 H6	T731 H9
2701 H1	3728 H6	T732 H9
2702 H1	3729 H6	T733 H9
2703 H1	3730 H6	T734 H9
2704 H1	3731 H6	T735 H9
2705 H1	3732 H6	T736 H9
2706 H1	3733 H6	T737 H9
2707 H1	3734 H6	T738 H9
2708 H1	3735 H6	T739 H9
2709 H1	3736 H6	T740 H9
2710 H1	3737 H6	T741 H9
2711 H1	3738 H6	T742 H9
2712 H1	3739 H6	T743 H9
2713 H1	3740 H6	T744 H9
2714 H1	3741 H6	T745 H9
2715 H1	3742 H6	T746 H9
2716 H1	3743 H6	T747 H9
2717 H1	3744 H6	T748 H9
2718 H1	3745 H6	T749 H9
2719 H1	3746 H6	T750 H9
2720 H1	3747 H6	T751 H9
2721 H1	3748 H6	T752 H9
2722 H1	3749 H6	T753 H9
2723 H1	3750 H6	T754 H9
2724 H1	3751 H6	T755 H9
2725 H1	3752 H6	T756 H9
2726 H1	3753 H6	T757 H9
2727 H1	3754 H6	T758 H9
2728 H1	3755 H6	T759 H9
2729 H1	3756 H6	T760 H9
2730 H1	3757 H6	T761 H9
2731 H1	3758 H6	T762 H9
2732 H1	3759 H6	T763 H9
2733 H1	3760 H6	T764 H9
2734 H1	3761 H6	T765 H9
2735 H1	3762 H6	T766 H9
2736 H1	3763 H6	T767 H9
2737 H1	3764 H6	T768 H9
2738 H1	3765 H6	T769 H9
2739 H1	3766 H6	T770 H9
2740 H1	3767 H6	T771 H9
2741 H1	3768 H6	T772 H9
2742 H1	3769 H6	T773 H9
2743 H1	3770 H6	T774 H9
2744 H1	3771 H6	T775 H9
2745 H1	3772 H6	T776 H9
2746 H1	3773 H6	T777 H9
2747 H1	3774 H6	T778 H9
2748 H1	3775 H6	T779 H9
2749 H1	3776 H6	T780 H9
2750 H1	3777 H6	T781 H9
2751 H1	3778 H6	T782 H9
2752 H1	3779 H6	T783 H9
2753 H1	3780 H6	T784 H9
2754 H1	3781 H6	T785 H9
2755 H1	3782 H6	T786 H9
2756 H1	3783 H6	T787 H9
2757 H1	3784 H6	T788 H9
2758 H1	3785 H6	T789 H9
2759 H1	3786 H6	T790 H9
2760 H1	3787 H6	T791 H9
2761 H1	3788 H6	T792 H9
2762 H1	3789 H6	T793 H9
2763 H1	3790 H6	T794 H9
2764 H1	3791 H6	T795 H9
2765 H1	3792 H6	T796 H9
2766 H1	3793 H6	T797 H9
2767 H1	3794 H6	T798 H9
2768 H1	3795 H6	T799 H9
2769 H1	3796 H6	T800 H9

PAINEL DIGITAL- PARTE PRINCIPAL (INFERIOR)



221001	A2
221002	A1
221008	C2
221009	C3
221010	C4
221011	C5
221012	C6
221013	C7
221014	C8
221015	C9
221016	C10
221017	C11
221018	C12
221019	C13
221020	C14
221021	C15
221022	C16
221023	C17
221024	C18
221025	C19
221026	C20
221027	C21
221028	C22
221029	C23
221030	C24
221031	C25
221032	C26
221033	C27
221034	C28
221035	C29
221036	C30
221037	C31
221038	C32
221039	C33
221040	C34
221041	C35
221042	C36
221043	C37
221044	C38
221045	C39
221046	C40
221047	C41
221048	C42
221049	C43
221050	C44
221051	C45
221052	C46
221053	C47
221054	C48
221055	C49
221056	C50
221057	C51
221058	C52
221059	C53
221060	C54
221061	C55
221062	C56
221063	C57
221064	C58
221065	C59
221066	C60
221067	C61
221068	C62
221069	C63
221070	C64
221071	C65
221072	C66
221073	C67
221074	C68
221075	C69
221076	C70
221077	C71
221078	C72
221079	C73
221080	C74
221081	C75
221082	C76
221083	C77
221084	C78
221085	C79
221086	C80
221087	C81
221088	C82
221089	C83
221090	C84
221091	C85
221092	C86
221093	C87
221094	C88
221095	C89
221096	C90
221097	C91
221098	C92
221099	C93
221100	C94
221101	C95
221102	C96
221103	C97
221104	C98
221105	C99
221106	C100
221107	C101
221108	C102
221109	C103
221110	C104
221111	C105
221112	C106
221113	C107
221114	C108
221115	C109
221116	C110
221117	C111
221118	C112
221119	C113
221120	C114
221121	C115
221122	C116
221123	C117
221124	C118
221125	C119
221126	C120
221127	C121
221128	C122
221129	C123
221130	C124
221131	C125
221132	C126
221133	C127
221134	C128
221135	C129
221136	C130
221137	C131
221138	C132
221139	C133
221140	C134
221141	C135
221142	C136
221143	C137
221144	C138
221145	C139
221146	C140
221147	C141
221148	C142
221149	C143
221150	C144
221151	C145
221152	C146
221153	C147
221154	C148
221155	C149
221156	C150
221157	C151
221158	C152
221159	C153
221160	C154
221161	C155
221162	C156
221163	C157
221164	C158
221165	C159
221166	C160
221167	C161
221168	C162
221169	C163
221170	C164
221171	C165
221172	C166
221173	C167
221174	C168
221175	C169
221176	C170
221177	C171
221178	C172
221179	C173
221180	C174
221181	C175
221182	C176
221183	C177
221184	C178
221185	C179
221186	C180
221187	C181
221188	C182
221189	C183
221190	C184
221191	C185
221192	C186
221193	C187
221194	C188
221195	C189
221196	C190
221197	C191
221198	C192
221199	C193
221200	C194
221201	C195
221202	C196
221203	C197
221204	C198
221205	C199
221206	C200
221207	C201
221208	C202
221209	C203
221210	C204
221211	C205
221212	C206
221213	C207
221214	C208
221215	C209
221216	C210
221217	C211
221218	C212
221219	C213
221220	C214
221221	C215
221222	C216
221223	C217
221224	C218
221225	C219
221226	C220
221227	C221
221228	C222
221229	C223
221230	C224
221231	C225
221232	C226
221233	C227
221234	C228
221235	C229
221236	C230
221237	C231
221238	C232
221239	C233
221240	C234
221241	C235
221242	C236
221243	C237
221244	C238
221245	C239
221246	C240
221247	C241
221248	C242
221249	C243
221250	C244
221251	C245
221252	C246
221253	C247
221254	C248
221255	C249
221256	C250
221257	C251
221258	C252
221259	C253
221260	C254
221261	C255
221262	C256
221263	C257
221264	C258
221265	C259
221266	C260
221267	C261
221268	C262
221269	C263
221270	C264
221271	C265
221272	C266
221273	C267
221274	C268
221275	C269
221276	C270
221277	C271
221278	C272
221279	C273
221280	C274
221281	C275
221282	C276
221283	C277
221284	C278
221285	C279
221286	C280
221287	C281
221288	C282
221289	C283
221290	C284
221291	C285
221292	C286
221293	C287
221294	C288
221295	C289
221296	C290
221297	C291
221298	C292
221299	C293
221300	C294
221301	C295
221302	C296
221303	C297
221304	C298
221305	C299
221306	C300
221307	C301
221308	C302
221309	C303
221310	C304
221311	C305
221312	C306
221313	C307
221314	C308
221315	C309
221316	C310
221317	C311
221318	C312
221319	C313
221320	C314
221321	C315
221322	C316
221323	C317
221324	C318
221325	C319
221326	C320
221327	C321
221328	C322
221329	C323
221330	C324
221331	C325
221332	C326
221333	C327
221334	C328
221335	C329
221336	C330
221337	C331
221338	C332
221339	C333
221340	C334
221341	C335
221342	C336
221343	C337
221344	C338
221345	C339
221346	C340
221347	C341
221348	C342
221349	C343
221350	C344
221351	C345
221352	C346
221353	C347
221354	C348
221355	C349
221356	C350
221357	C351
221358	C352
221359	C353
221360	C354
221361	C355
221362	C356
221363	C357
221364	C358
221365	C359
221366	C360
221367	C361
221368	C362
221369	C363
221370	C364
221371	C365
221372	C366
221373	C367
221374	C368
221375	C369
221376	C370
221377	C371
221378	C372
221379	C373
221380	C374
221381	C375
221382	C376
221383	C377
221384	C378
221385	C379
221386	C380
221387	C381
221388	C382
221389	C383
221390	C384
221391	C385
221392	C386
221393	C387
221394	C388
221395	C389
221396	C390
221397	C391
221398	C392
221399	C393
221400	C394
221401	C395
221402	C396
221403	C397
221404	C398
221405	C399
221406	C400
221407	C401
221408	C402
221409	C403
221410	C404
221411	C405
221412	C406
221413	C407
221414	C408
221415	C409
221416	C410
221417	C411
221418	C412
221419	C413
221420	C414
221421	C415
221422	C416
221423	C417
221424	C418
221425	C419
221426	C420
221427	C421
221428	C422
221429	C423
221430	C424
221431	C425
221432	C426
221433	C427
221434	C428
221435	C429
221436	C430
221437	C431
221438	C432
221439	C433
221440	C434
221441	C435
221442	C436
221443	C437
221444	C438
221445	C439
221446	C440
221447	C441
221448	C442
221449	C443
221450	C444
221451	C445
221452	C446
221453	C447
221454	C448
221455	C449
221456	C450
221457	C451
221458	C452
221459	C453
221460	C454
221461	C455
221462	C456
221463	C457
221464	C458
221465	C459
221466	C460
221467	C461
221468	C462
221469	C463
221470	C464
221471	C465
221472	C466
221473	C467
221474	C468
221475	C469
221476	C470
221477	C471
221478	C472
221479	C473
221480	C474
221481	C475
221482	C476
221483	C477
221484	C478
221485	C479
221486	C480
221487	C481
221488	C482
221489	C483
221490	C484
221491	C485
221492	C486
221493	C487
221494	C488
221495	C489
221496	C490
221497	C491
221498	C492
221499	C493
221500	C494
221501	C495
221502	C496
221503	C497
221504	C498
221505	C499
221506	C500
221507	C501
221508	C502
221509	C503
221510	C504
221511	C

UNIDADE FONTE DE ALIMENTAÇÃO - ESQUEMA ELÉTRICO



COMPANY:		PI ELECTRONICS	
TITLE:		AC8022LF SCHEMATICS DIAGRAM	
DRAWN:	EUNICE	DATED:	01 DEC 05
CHECKED:		DATED:	
QUALITY CONTROL:		DATED:	
RELIASED:		DATED:	
CODE:	SIZE:	DRAWING NO:	REV:
		H:/PAD_DAT/AC8022/PADS/SCH-1	2
SCALE:		PAGE 1	

8. Circuito e Descrições de IC

8.1 Painel PSU

8.1.1 Geral

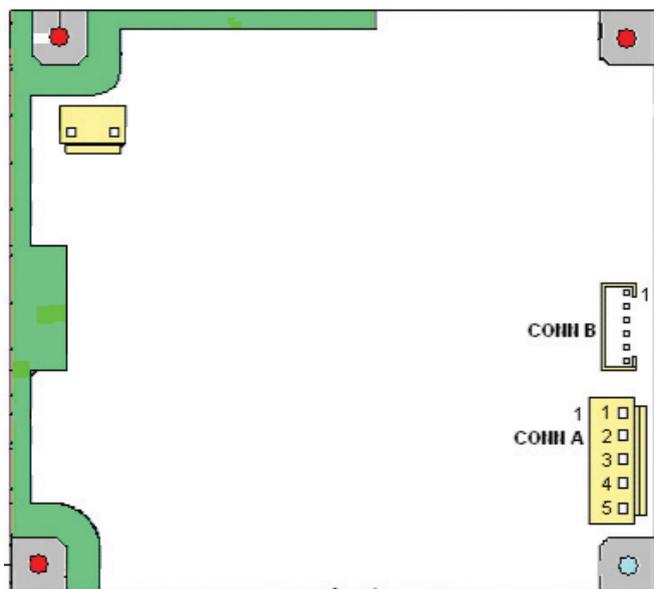


Figura 8-1 Layout do painel PSU

O painel PSU provém as seguintes conexões para o resto do aparelho:

- **Conector A:** Fonte/Sinal para o painel analógica con. 1401
- Serve como alimentação para o Painel Digital.

Pin no.	Supply / Signal	Remarks
1	12V	
2	GND	
3	5V	
4	3.3V	
5	GND	

- **Conector B:** Fonte/Sinal para Painel Analógico con. 1402
- Serve como 12VBE para o Painel Digital, **alimentado apenas** por acionamento das linhas Standby do transistor 7421 (Painel Analógico)

Pin no.	Supply / Signal	Remarks
1	VGN	
2	5N	
3	GND	
4	IP_FAIL	HIGH>4.0v = power good LOW<4.0v =power fail
5	GND	
6	12V	

△ O cabo elétrico deverá estar desconectado do aparelho antes da realização dos procedimentos mencionados abaixo:

A PSU é projetada com proteção de curto-circuito que irá desligar a fonte de alimentação. Quando isso acontecer, a tensão armazenada no capacitor C1 e C40 irá impedir que a fonte de alimentação ligue, conseqüentemente eles devem ser descarregados com uma chave de fenda com isolante de alta tensão, antes que a PSU funcione normalmente novamente.

Nota: Durante este processo de descarga dos capacitores, poderá ocorrer faíscas, o que é típico de alta tensão armazenada no capacitor C1 e C40.

8.2 Painel Frontal (Painel - Display + Chave)

8.2.1 Geral

O painel consiste das seguintes partes:

- Driver de Controle FIP
- Frontend (Áudio e Vídeo)
- VFD Gerador de tensão de aquecimento

8.2.2 Driver de Controle FIP (IC 7105: UPD16316GB)

O núcleo do Display Frontal + Teclado é o Driver de Controle FIP, isto liga uma fonte 5V e é responsável pelas seguintes funções:

- Interagir com o chip Domino no Painel Digital
- Avaliação da matriz teclado dentro do Painel Frontal
- Decodificar os comandos do controle remoto do receptor de infra vermelho
- Ativação e controle do display
- Ativação do Wake-Up Temporizador

Segue duas frequências de pulsos de disparo:

- 5MHz para operações normais
- 32.768KHz para tempo real no relógio

8.2.3 Interface com Domino chip

Este comunica-se com o Domino Host no painel digital via interface serial sincronizada 6-fios. O Host é sempre o mestre para gerar a comunicação clock com o Driver de Controle FIP sem se relacionar com a direção da transferência de dados.

8.2.4. Avaliação da matriz do teclado

A tecla matriz é usada no painel frontal. O slave μ P faz o escaneamento da tecla com FIP9 - FIP24 (pino 23-26 e 29-40) como saída e KEY_A-KEY_C (pino 41-43) como entrada. Cada tecla é atribuída a um código de tecla baseado nas portas de entrada e saída, e o Driver de Controle FIP irá avaliar pelo código da tecla.

8.2.5. Receptor IR e avaliação de sinal.

O receptor IR no painel frontal contém um amplificador seletivamente controlado assim como um fotodiodo. O fotodiodo transforma a recepção da transmissão de infra vermelho para pulsos elétricos, os quais são amplificados e demodulados. Na saída do receptor IR, uma sequência de pulso com o nível TTL, que corresponde a curva envelope do comando IF do controle remoto pode ser medido. Esta sequência de pulso é alimentada no Driver de Controle FIP para processos posteriores via pino 13.

8.2.6. Display Florescente a vácuo [1203: HUV-08SS65T]

O VFS é totalmente controlado e dirigido pelo Driver de Controle FIP.

8.2.7. VFD Gerador de tensão de aquecimento

O circuito oscilador fornecido pela [5100, 2101, 2102 & 7100] fornece o transistor do sinal da onda do seno [7101, 7102 & 7103] para gerar 50% duty-cycle 48Khz AC formas de ondas para o filamento do VFD.

8.2.8. Ativação do temporizador Wake-up

Durante o modo Standby, o Driver de Controle FIP fornece um serviço de despertador (POWER_CTL-linhas mudam para alto), então o Domino Host (no painel digital) inicia e pede pela razão do Wake-up.

8.3. Painel Analógico

8.3.1. Geral

A PCBA consiste das seguintes partes:

- Controle de ventilação
- Tuner frontend
- Áudio ADC/DAC

8.3.2. Controle de ventilação

O laser no OPU do driver é muito sensível as temperaturas. Por esta razão, um circuito de controle de ventilação [7802 & 7803] foi instalado no painel. O ventilador está ligado quando o aparelho está no modo ATIVO, e desligado quando a bandeja está aberta. Quando o aparelho está no modo Standby, o ventilador é desligado. O controle do ventilador vêm do painel digital.

8.3.3. Tuner Frontend [1100 : TMQZ2]

O painel analógico suporta 2 possíveis unidades de Tuner Frontend chamadas:

- 1101 - PAL BG, DK e I Broadcast System
- 1100 - NTSC-M Broadcast System

Contém uma entrada RF para conexão com antena e saída RF que fornece um RF loop through para conexão com TV.

O Frontend (Tuner e IF-demodulador) são controlados por 12C (SCL_5V- e SDA_5V-) linhas providas pelo Domino Host no painel digital.

O processamento de vídeo completo é feito nesta unidade e a saída de vídeo (CVBS) é feita do pino [VIDEO_OUT] via transistor pino 13 como CVBS_TV-line para o circuito de vídeo I/O. O componente de áudio-IF SIF1 são feitos do pino [SIF_OUT] pino 10 por demodulação pelo processador Multi-sound (MSP).

Demodulador de áudio

A demodulação de áudio é feita pelo MSP3425 [7304], que também é totalmente controlado via barramento 12C pelo Domino Host. Os sinais de áudio são disponíveis no pino 30 e pino 31 e alimentados como AIA_R_MSP & AIA_L_MSP line para o áudio I/O para processamentos posteriores.

8.3.4 Roteador de áudio

Audio IO NAFTA

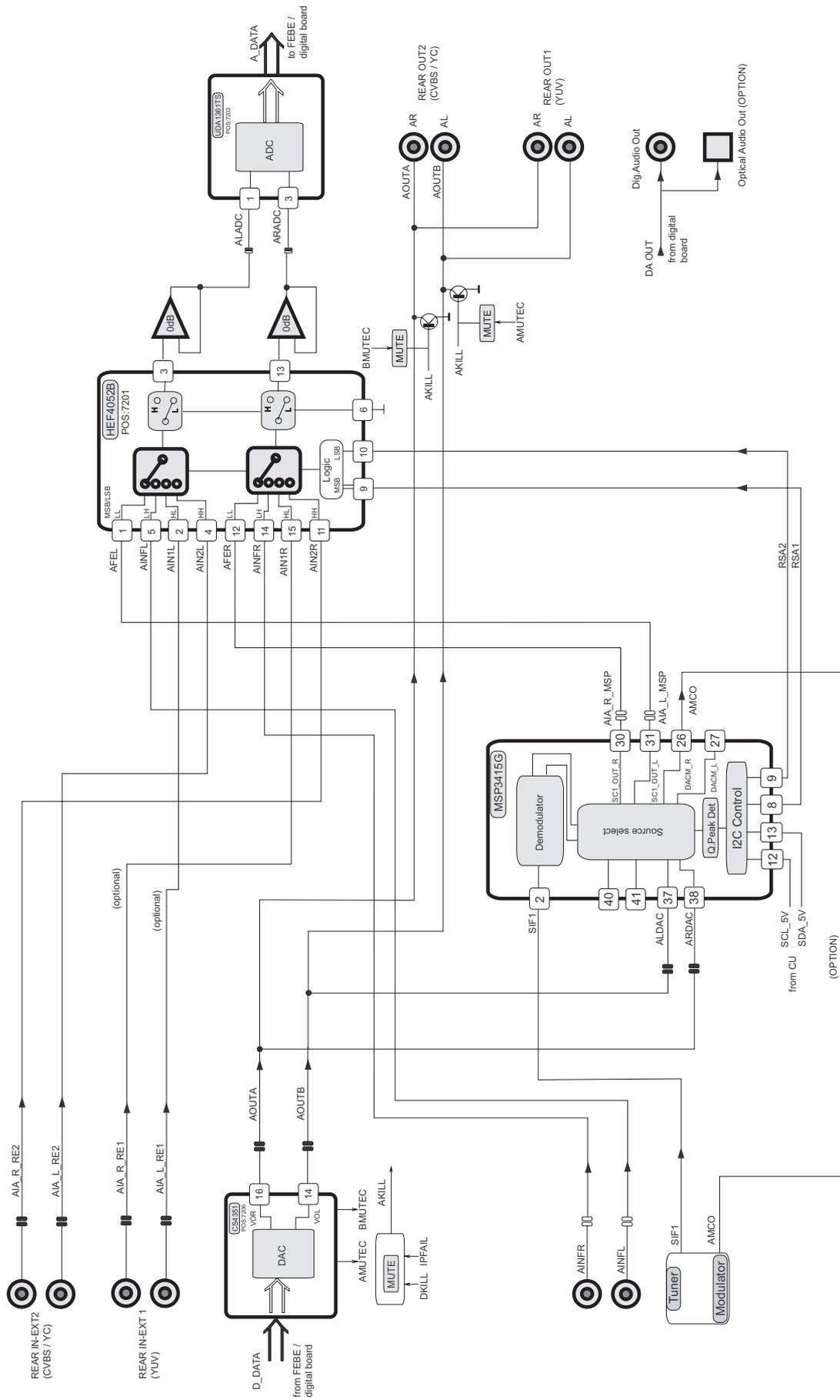


Figura 8-2 Áudio Analógico IO

O processamento de áudio é sempre feito em stereo (isso significa separação entre os canais direito e esquerdo) e a troca completa é realizada usando HEF4052, que é um duplo multiplexer quatro por um e MSP3415G, processador Multi-sound.

a) Trajeto de gravação

A seleção completa de sinal de áudio para gravação é feita por HEF4052 [7201], que é um duplo multiplexer quatro por um. As linhas de entrada para o seletor [7301] são providas pelo MSP [7304] (AIA_LMSP/AIA_R_MSP) ou entrada de cinch traseiro (Ext AIA_R_RE1/AIA_L_RE1) ou a entrada de cinch frontal (AIA_RFR/AIA_L_FR). O [7201] controlado via sinais RSA 1- e RSA 2- provém do MSP [7500]. O MSP atua como uma porta expansora do Driver de Controle FIP. O Op-Amp na saída [7201] é necessário para razões de desempenho e atua também como um driver. Os sinais selecionados ALADC* e ARADC* são diretamente alimentados pelo Áudio-ADC. Como existe também uma quinta entrada (DV-in), os correspondentes sinais de áudio (ALDAC*/ARDAC*) do painel digital são distribuídos via MSP [7304] e saída como AIA_R_FR/AIA_L_FR para seletor [7201]

b) Saída de cinch

O Multiplexer (HEF7201) seleciona sinais de poucas fontes, chamadas Cinch Frontal de Entrada (AIA_R_RE1/AIA_L_RE1) Cinch Frontal de Entrada (AIA_R_FR/AIA_L_FR) e MSP (AIA_L_MSP/AIA_R_MSP). O multiplexer é controlado via sinais RSA 1 e RSA 2 vindos do MSP.

c) Trajeto de saída digital de áudio.

Adicionado à saída analógica o aparelho é também equipado com saída de áudio digital via plug cinch [1131]. O sinal é gerado no painel digital e distribuído via cabo de interface de áudio e conector [1600] para o painel analógico. Aqui o DAOUT-line primeiro passa por um inversor 6-fold [7700] usado como um driver e para razões de performance (redução de ruído, jitter, etc.).

8.3.5. Audio ADC/DAC

A conversão de sinais analógicos de áudio (ALADC*/ARADC*) do seletor de gravação [7201] é feita via AID_DAT [7203]. Este IC pode processar sinais de entrada até 2Vrms utilizando resistores externos em série com os pinos de entrada. Todos os sinais de clock exigidos são gerados no painel digital e somente os dados de áudio (AID_DAT) são distribuídos do analógico para o painel digital para processos posteriores.

A transformação de áudio digital para analógico é feita por CS4351 [7206]. Todos os sinais clock necessários provém do painel digital e dados de áudio digital, (D_DATA0-line) são convertidos em sinais analógicos (pino 15 e 18). Os sinais de saída da parte áudio DAC (AOUTA/AOUTB) são diretamente distribuídas para os soquetes cinch traseiros. Para evitar plops e outros ruídos audíveis, existe na saída um estágio mute implementado para cada canal. A ativação da função mute é feita via AMUTEC e BMUTEC (mute digital de silêncio) do áudio DAC e também a linha AKILL que é uma combinação de D_KILL do painel digital e POWER_FAIL da fonte de alimentação.

*Nota: ALADC refere-se ao VINL do IC7203
ARADC refere-se ao VINL do IC7203

8.3.6 Roteamento de vídeo

Video IO NAFTA

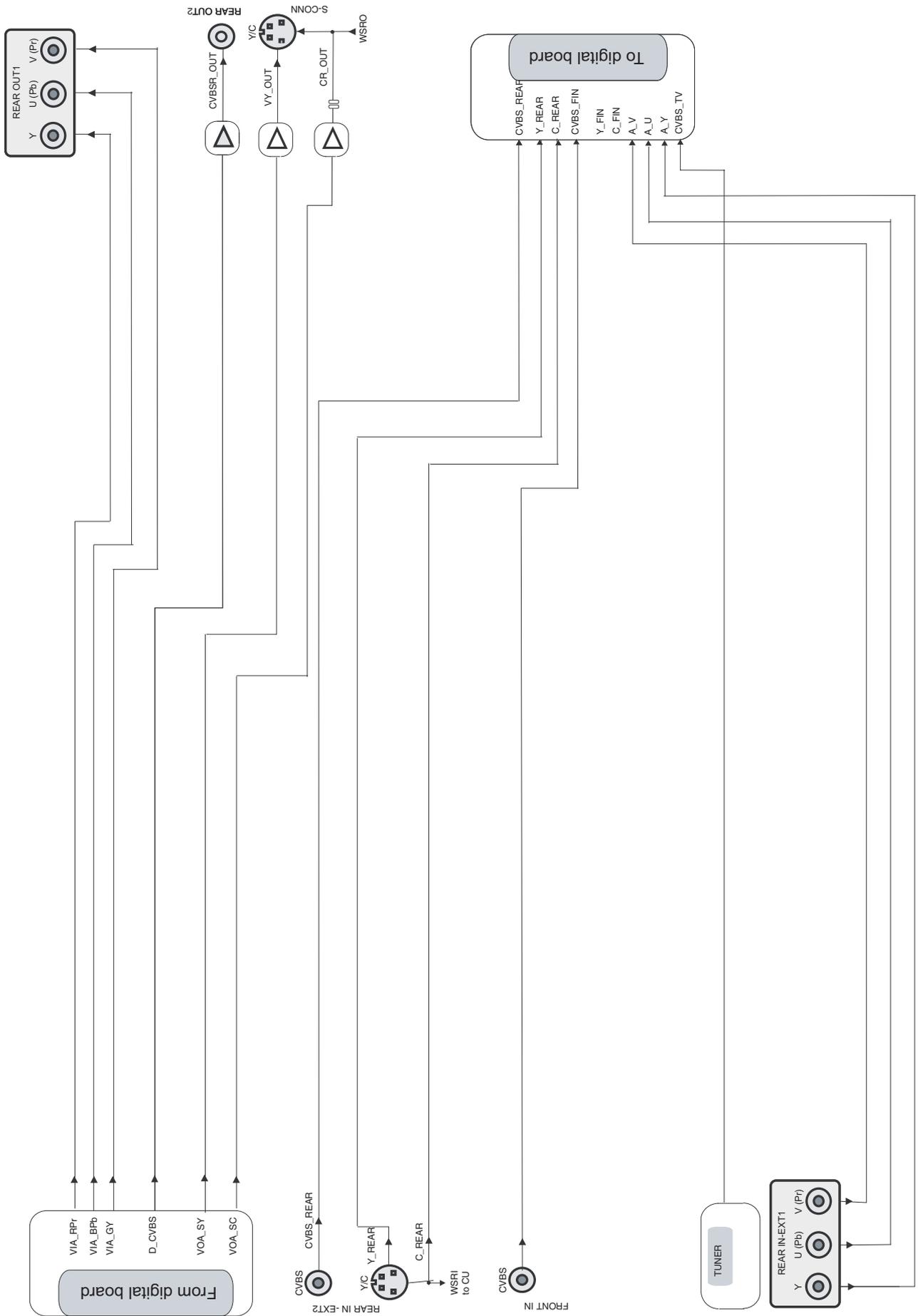


Figura 8-3 Vídeo Analógico IO

A mudança das variadas entradas de sinais de vídeo são feitas pelo Processador de Entrada de Vídeo no painel digital. Estes sinais são diretamente distribuídos para o painel digital pelo conector 1122 no painel analógico.

8.4. Painel Analógico

O painel digital é baseado na alta integração LSI 'Domino' chip BGA (Ball Grid Array), DMN-8652. Este IC contém 2 chips internos ATAPI controlado e integrado a um codificador de vídeo, e fornece suporte interno para não-simultâneo progressivo e interlaçada

saída de vídeo. Um função camada de link 1394 também é integrada, exigindo somente um dispositivo externo simples da camada física. O painel codifica e multiplexa vídeo analógicos e descomprime áudio digital (I2S) em corrente MPEG2. Esta corrente MPEG2 é formatada para gravação pelo DVD+RW. Na reprodução, o painel irá decodificar o vídeo MPEG2 em vídeo analógico. Adicionando, uma corrente DV pode ser recebida via IEEE 1394 (i-link), e transformada para o formato MPEG2.

8.4.1 Modo de gravação

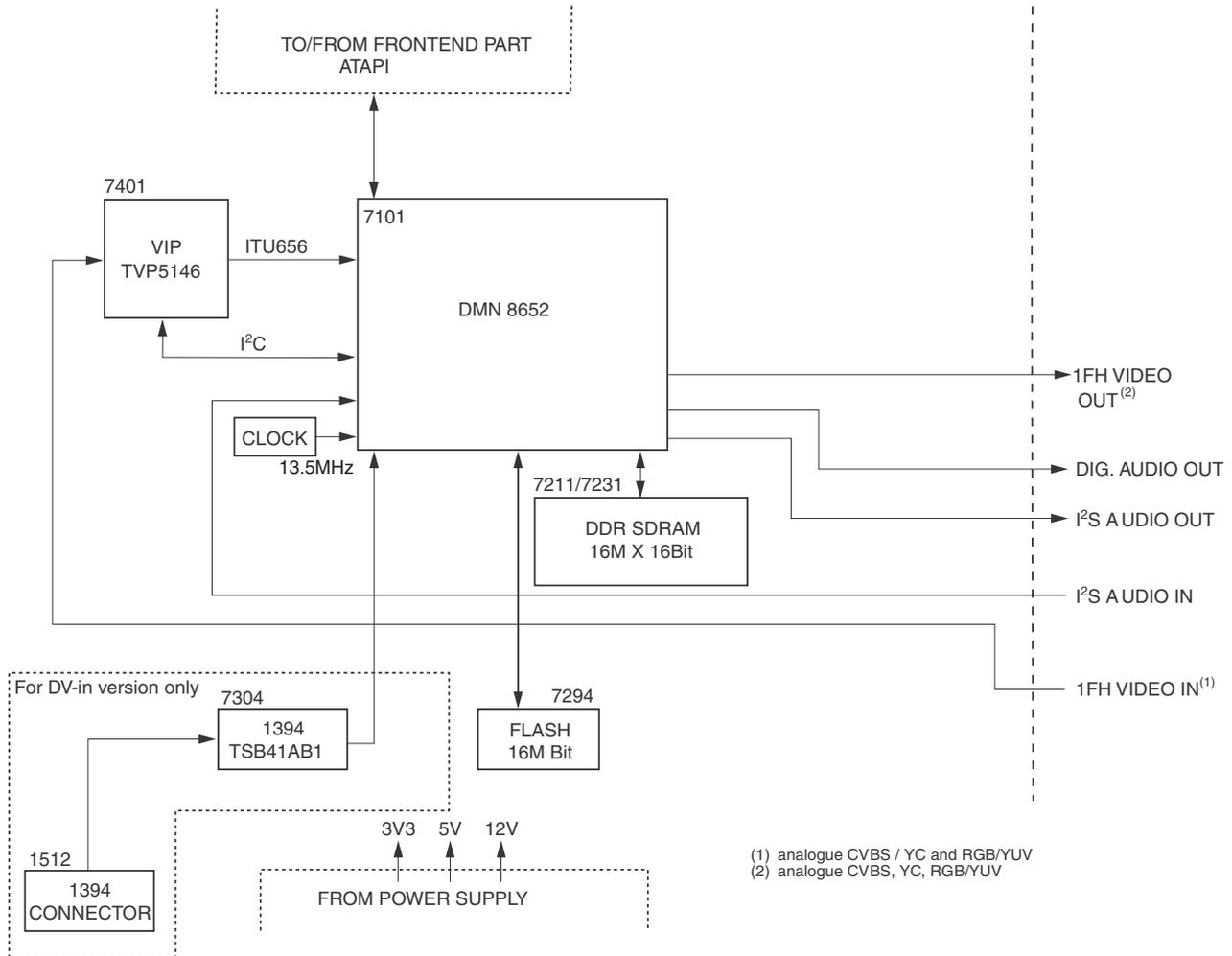


Figura 8-4 Bloco Domínio

Parte Vídeo

Os sinais de entrada de vídeo digital do DV no painel frontal são distribuídos do conector 1521 via IEEE 1394 PHY IC [7301] para o chip Domino [7101]

O Processador de Entrada de Vídeo codifica o vídeo analógico para a corrente de vídeo digital (formato CCIR656). A corrente de saída, chamada VID_D (9 : 0), é então distribuída para o chip Domino. Este IC codifica e decodifica a corrente de vídeo digital em/para o formato MPEG2.

Parte Áudio

Áudio I2S é enviada à painel analógico para o chip Domino via conector 1536.

O chip Domino comprime o dado de áudio I2S em uma corrente de áudio MPEG1-L2/AC3.

Front-end I2S

O chip Domino interage diretamente com o motor básico via ATAPI conector 1571.

Isto armazena as correntes de dados que vem (ou vão) do motor básico.

No chip Domino, a corrente de vídeo MPEG2 e a corrente de áudio AC3 são enviadas para o motor básico para gravação por barramento ATAPI.

8.4.2. Modo Reprodução

Durante a reprodução, os dados do motor básico vão diretamente para o chip Domino via interface ATAPI. O chip Domino tem as seguintes saídas:

- Vídeo analógico CVBS, YC e saídas RGB no conector 1521
- Áudio I2S (formato PCM) no conector 1536
- Áudio SPDIF (saída digital de áudio) no conector 1536

8.4.3. Interface Motor Básico

O painel digital está equipada com um barramento IDE (ATAPI) para conexão com o motor básico.

8.4.4 Distribuição de clock

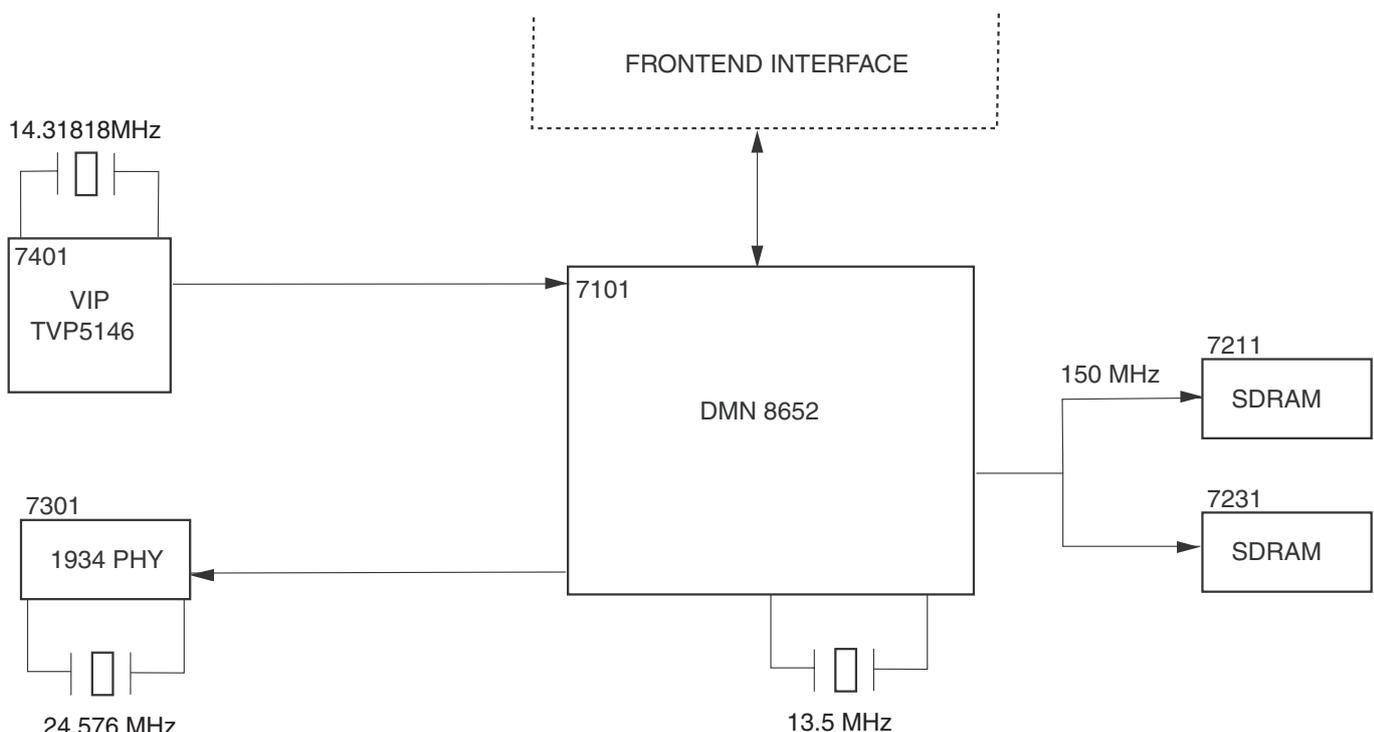


Figura 8-5 Dominio_Clock

O chip Domino tem um complexo sistema, que é necessário para suportar a execução do processo nas diferentes frequências assim como na decodificação de vídeo, decodificação de áudio ou dispositivos periféricos I/O etc. Para assegurar uma iniciação sincronizada de todos os registros e o estado das máquinas, todos os PLLs são trocados para suas frequências padrão 27MHz. Então quando a unidade de controle carregada foi corretamente inicializada e uma vez capturou todos os parâmetros carregados, ajusta os PLLs as suas frequências funcionais. Graças a um mecanismo de bloqueio do clock, o chaveamento da frequência é grátis.

Sistema de Clocks:

- DMN-8652 (7101, pino A1 e A2) : 13.5MHz fornecidos pelo x'tal 1101
- DMN-8652 1394-LINK (7101, pino K1) : 49.152MHz fornecidos pelo 1394-PHY
- TVP5146 (7401, pino 74 e 75) : 14.31818MHz fornecidos pelo x'tal 1461
- SDRAM (7211 e 7231, pino 45 e 46) : 150MHz fornecidos pelo DMN-8652
- TSB41AB1PHP IEEE 1394 PHY IC (7301, pino 42 e 43) : 24.576MHz fornecidos pelo x'tal 1351

8.4.5. Fonte de alimentação

O painel digital não tem energia no modo Standby. O sinal de controle STBY no painel digital habilita a PSU e a energia no painel digital.

- STBY = Baixo: o painel digital está desligada no modo Standby.
- STBY = Alto: a fonte de alimentação para o painel digital está habilitada.

O 3V3, +5V +12V vem da PSU, enquanto as seguintes tensões são geradas no painel digital:

- O núcleo da tensão 1.8V é gerado no painel por um regulador de tensão baixo 2A [7521]

- A fonte 2.5V da SDRAM é gerada por um regulador linear de saída baixa ultra rápida[7515]
- A fonte 1.25V DDR é gerada pelo regulador [7201]

8.4.6. Memória

FLASH IC7294 : esta memória contém os parâmetros de carga e aplicações firmware.

8.4.7 Reset

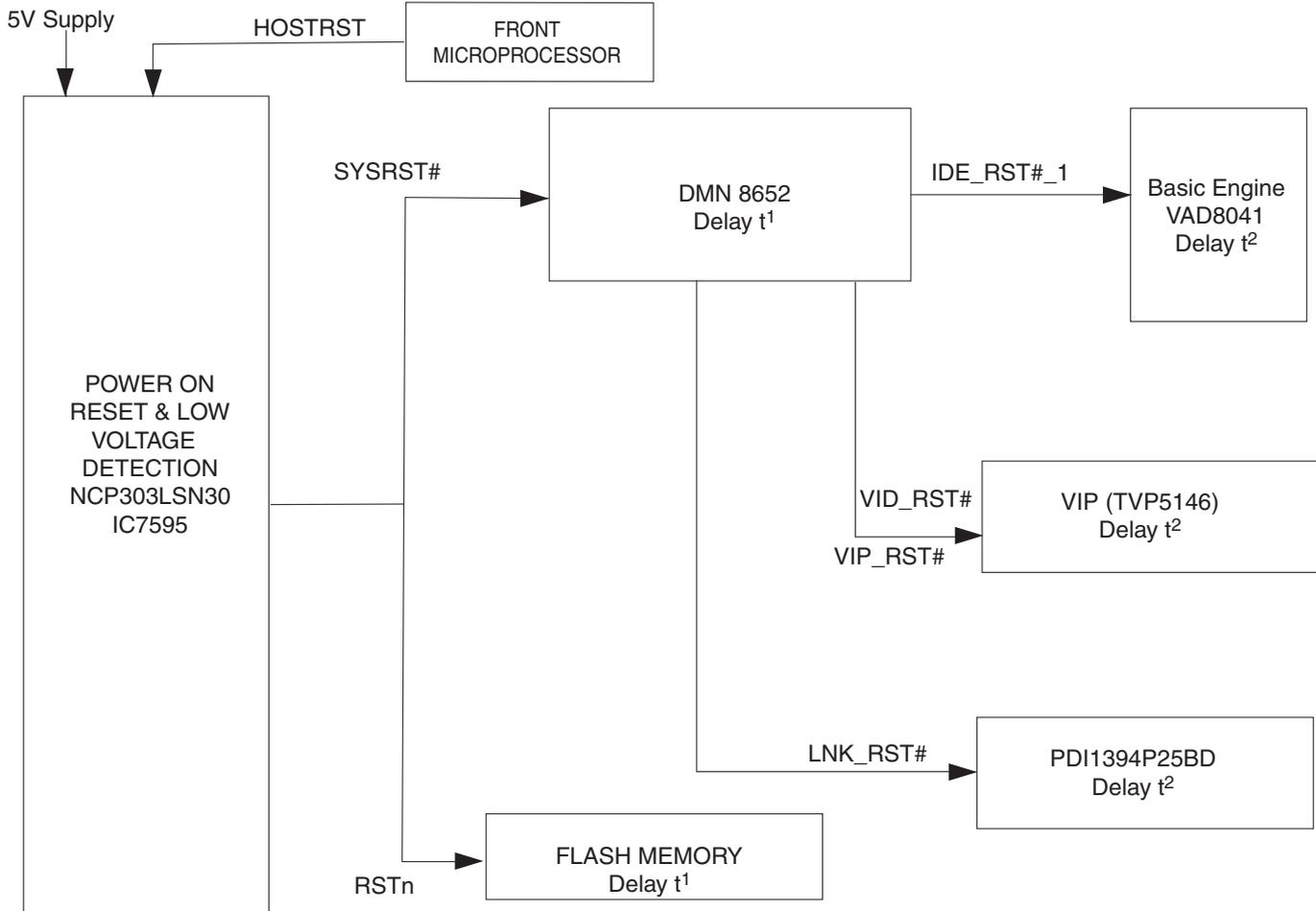


Figura 8-6 Dominio_Reset

Conceito Reset no painel digital

O resto do circuito [7595] cuida para que dispositivos diferentes no painel digital seja reinicializado na ordem correta. A energia no circuito reset fornece os seguintes resets (delay τ_1):

- SYS_RST# para o chip Domino [7101] e memória FLASH [7294]

O chip Domino então gera outros sinais de reset (delay τ_2) via seus GPIOs:

- VID_RST# para resetar o VIP [7401]
- LINK_RST# para resetar o IEEE 1394 DV PHY IC [7301]
- IDE_RST#_1 para resetar o Motor básico

8.4.8. Conector I/O

Conector Áudio IO (item 1563)

O conector de áudio IN/OUT (AIO) é utilizado para intercambiar os sinais de áudio digital entre os painéis analógico e digital.

Conector Vídeo IO (item 1521)

O conector de vídeo IN/OUT (VIO) é utilizado para intercambiar os sinais de vídeo analógicos entre os painéis analógico e digital.

8.5. Descrição do IC

8.5.1. Painel Analógico

IC7304 - Família Processador de Áudio Multistand

Diagrama em bloco

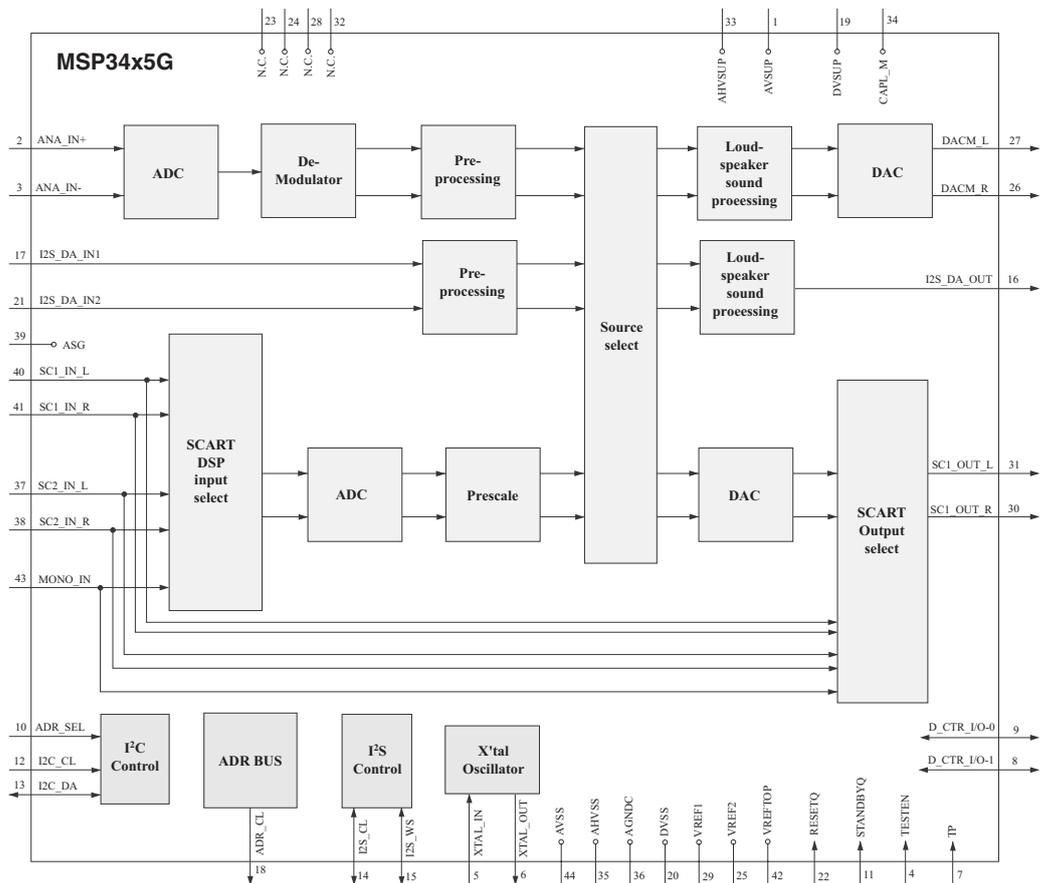
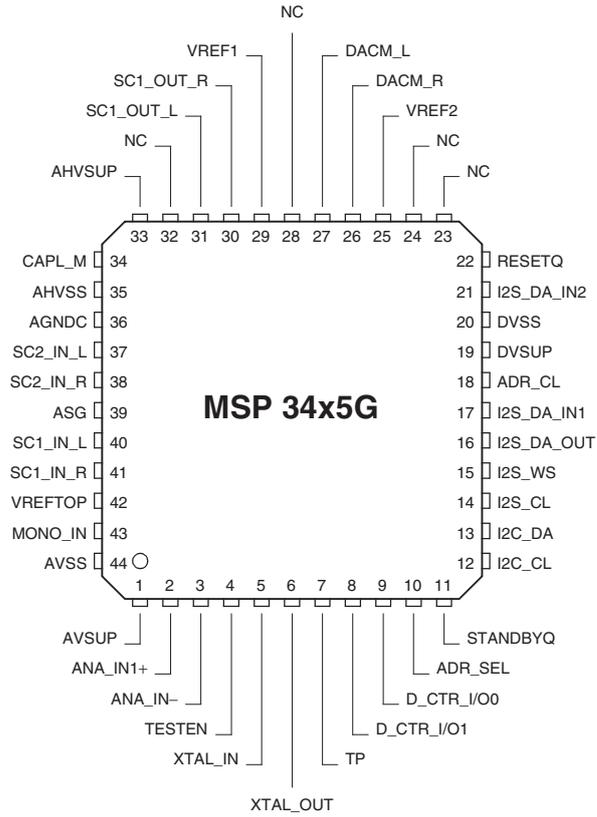


Figura 8-7

CONFIGURAÇÃO DO PINO



PMQFP44 package

Figura 8-8

IC7206 - 192KHz Stereo- DAC com 2vrms line-out

DIAGRAMA EM BLOCO

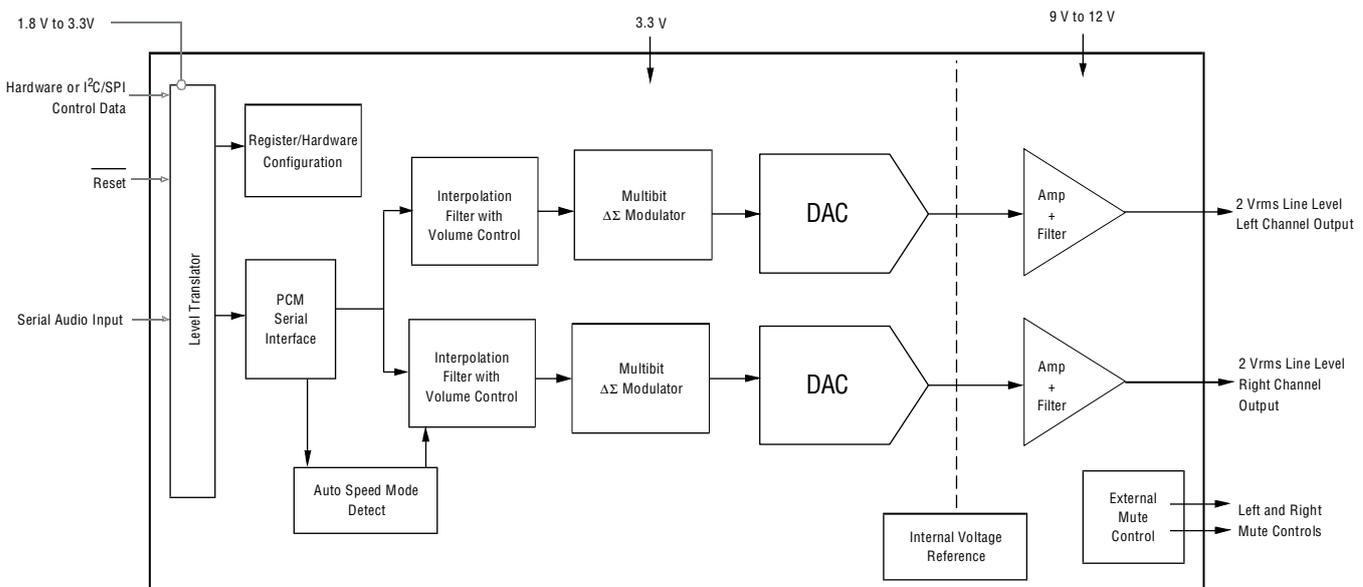
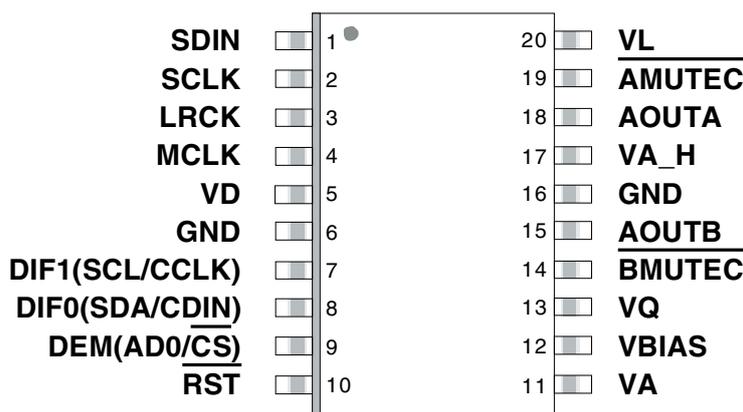


Figura 8-9

DESCRIÇÃO E CONFIGURAÇÃO DO PINO



Pin Name	#	Pin Description
SDIN	1	Serial Audio Data Input (Input) - Input for two's complement serial audio data.
SCLK	2	Serial Clock (Input) - Serial clock for the serial audio interface.
LRCK	3	Left / Right Clock (Input) - Determines which channel, Left or Right, is currently active on the serial audio data line.
MCLK	4	Master Clock (Input) - Clock source for the delta-sigma modulator and digital filters.
VD	5	Digital Power (Input) - Positive power supply for the digital section.
GND	6	Ground (Input) - Ground reference.
	16	
RST	10	Reset (Input) - Powers down device and resets all internal registers to their default settings when enabled.
VA	11	Low Voltage Analog Power (Input) - Positive power supply for the analog section.
VBIAS	12	Positive Voltage Reference (Output) - Positive reference voltage for the internal DAC.
VQ	13	Quiescent Voltage (Output) - Filter connection for internal quiescent voltage.
VA_H	17	High Voltage Analog Power (Input) - Positive power supply for the analog section.
VL	20	Serial Audio Interface Power (Input) - Positive power for the serial audio interface
BMUTEC	14	Mute Control (Output) - Control signal for optional mute circuit.
AMUTEC	19	
AOUTB	15	Analog Outputs (Output) - The full scale analog line output level is specified in the <i>Analog Characteristics</i> table.
AOUTA	18	
Control Port Definitions		
SCL/CCLK	7	Serial Control Port Clock (Input) - Serial clock for the control port interface.
SDA/CDIN	8	Serial Control Data (Input/Output) - Input/Output for I ² C data. Input for SPI data.
AD0/CS	9	Address Bit 0 / Chip Select (Input) - Chip address bit in I ² C Mode. Control Port enable in SPI mode.
Stand-Alone Definitions		
DIF0	8	Digital Interface Format (Input) - Defines the required relationship between the Left Right Clock, Serial Clock, and Serial Audio Data.
DIF1	7	
DEM	9	De-emphasis (Input) - Selects the standard 15µs/50µs digital de-emphasis filter response for 44.1 kHz sample rates

IC7203 - 96KHz Amostragem de 24-bit stereo audio ADC

DIAGRAMA EM BLOCO

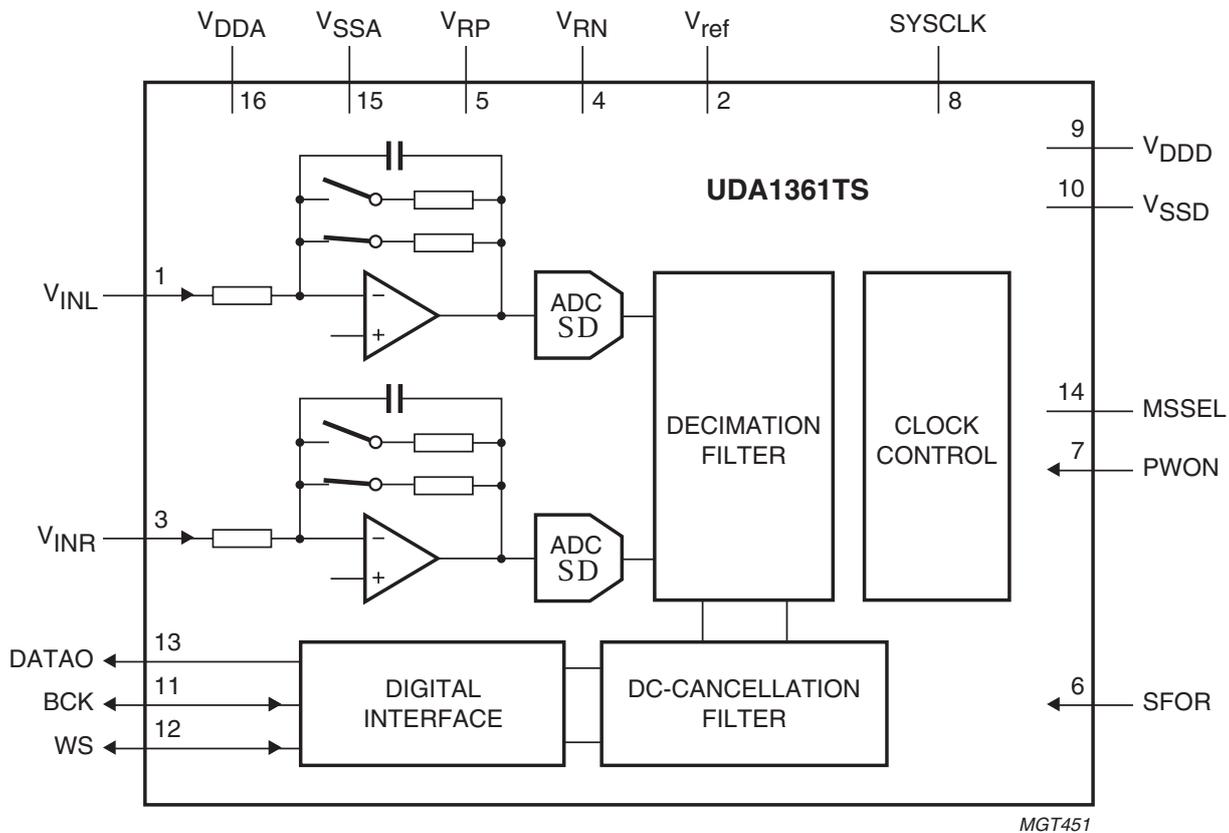
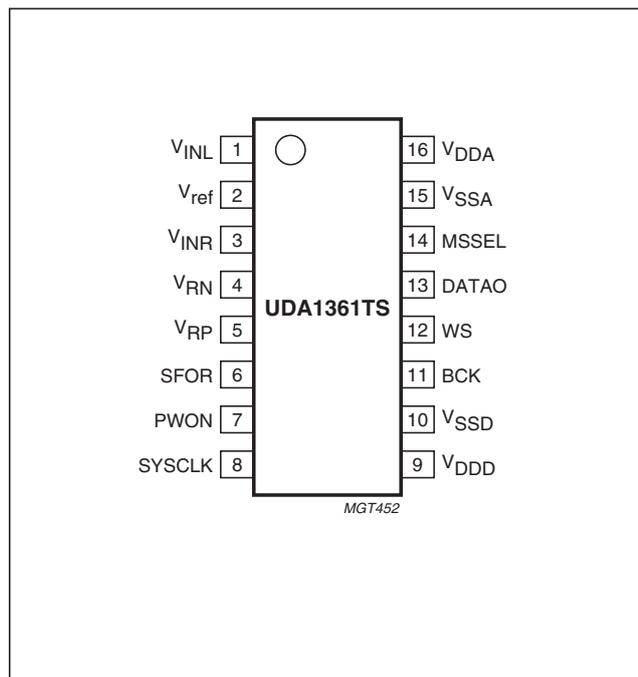


Figura 8-10

DESCRIÇÃO E CONFIGURAÇÃO DO PINO

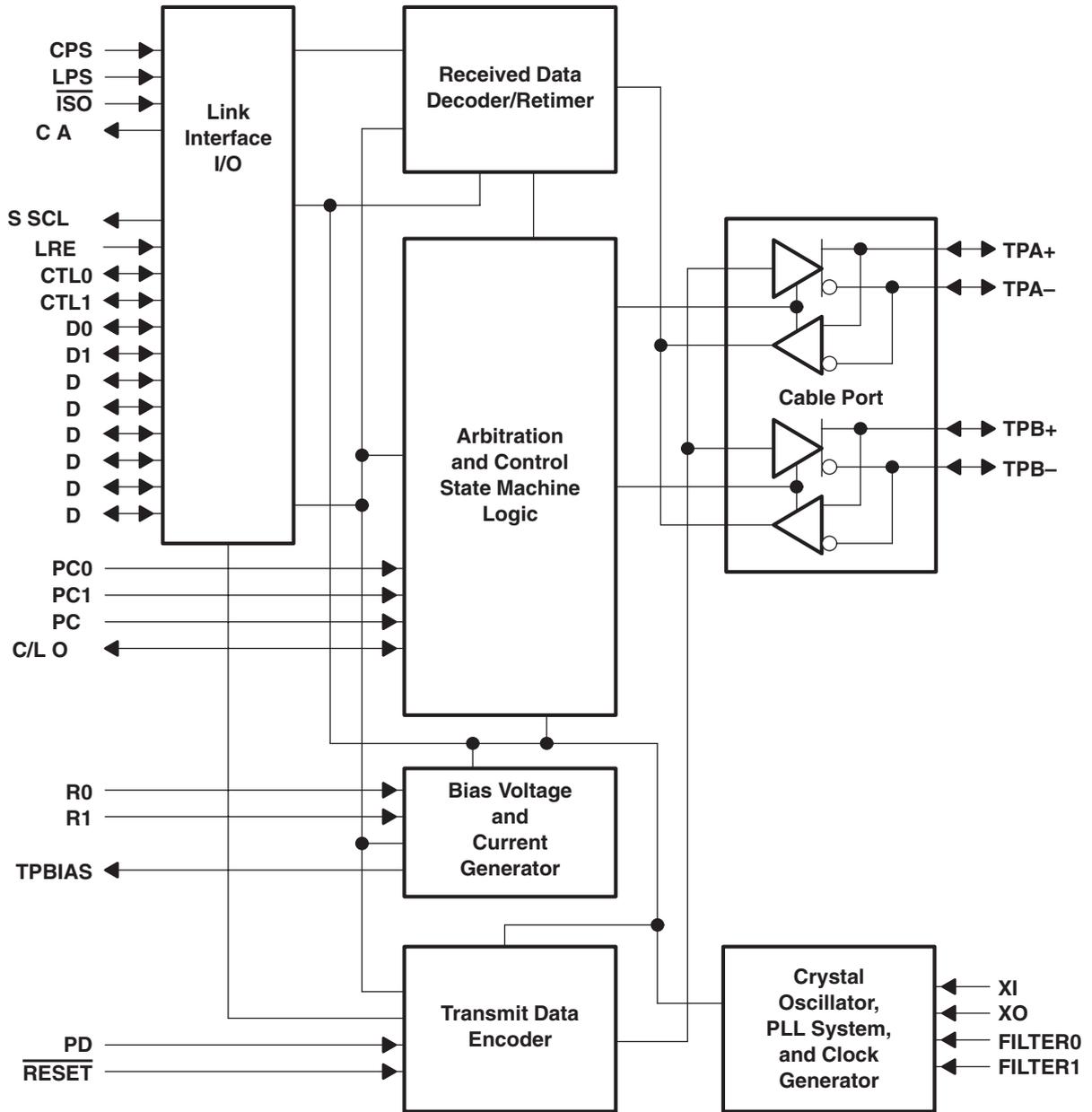
SYMBOL	PIN	DESCRIPTION
V_{INL}	1	left channel input
V_{ref}	2	reference voltage
V_{INR}	3	right channel input
V_{RN}	4	negative reference voltage
V_{RP}	5	positive reference voltage
SFOR	6	data format selection input
PWON	7	power control input
SYSCLK	8	system clock 256, 384, 512 or 768f _s
V_{DDD}	9	digital supply voltage
V_{SSD}	10	digital ground
BCK	11	bit clock input/output
WS	12	word select input/output
DATAO	13	data output
MSSEL	14	master/slave select
V_{SSA}	15	analog ground
V_{DDA}	16	analog supply voltage



8.5.2 Painei Digital

IC7301 - IEEE 1394a-2000 um cabo Transceiver/Arbiter

DIAGRAMA EM BLOCO



Saída CNA está apenas disponível no pino 64 PAP

Figura 8-11

CONFIGURAÇÃO DOS PINO

DIAGRAMA TERMINAL PHP

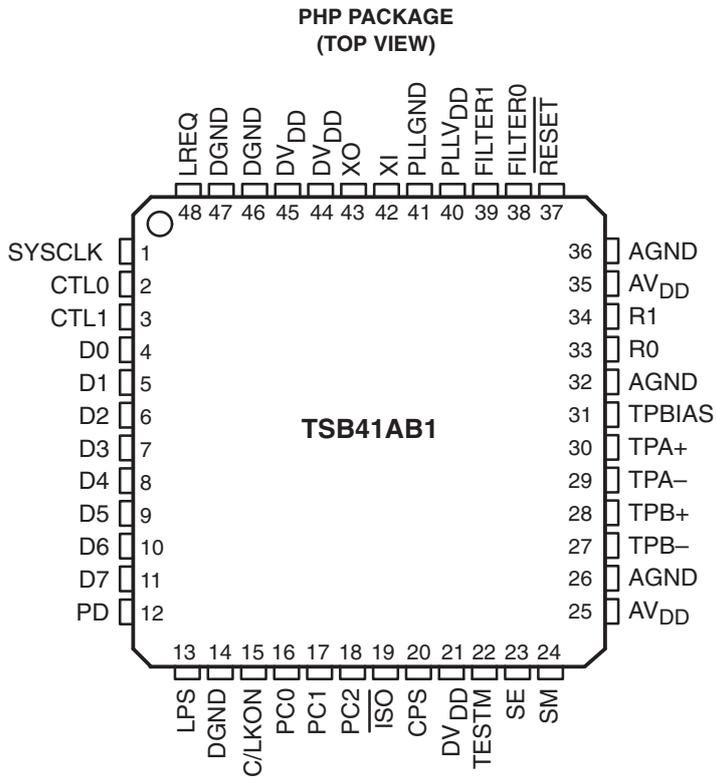


Figura 8-12

DESCRIÇÃO DO PINO

TERMINAL		TYPE	I/O	DESCRIPTION
NAME	PHP NO.			
AGND	26, 32, 36	Supply	–	Analog circuit ground terminals. These terminals should be tied together to the low-impedance circuit board ground plane.
AVDD	25, 35	Supply	–	Analog circuit power terminals. A combination of high frequency decoupling capacitors near each terminal is suggested, such as paralleled 0.1 μ F and 0.001 μ F. Lower frequency 10 μ F filtering capacitors are also recommended. These supply terminals are separated from PLLVDD and DVDD inside the device to provide noise isolation. They should be tied at a low-impedance point on the circuit board.
C/LKON	15	CMOS	I/O	<p>Bus manager contender programming input and link-on output. On hardware reset, this terminal is used to set the default value of the contender status indicated during self-ID. Programming is done by tying the terminal through a 10-kΩ resistor to a high (contender) or low (not contender). The resistor allows the link-on output to override the input. However, it is recommended that this terminal should be programmed low, and that the contender status be set via the C register bit.</p> <p>If the TSB41AB1 is used with an LLC that has a dedicated terminal for monitoring LKON and also setting the contender status, then a 1-kΩ series resistor should be placed on the LKON line between the PHY and LLC to prevent bus contention.</p> <p>Following hardware reset, this terminal is the link-on output, which is used to notify the LLC to power up and become active. The link-on output is a square-wave signal with a period of approximately 163 ns (8 SYSCLK cycles) when active. The link-on output is otherwise driven low, except during hardware reset when it is high-impedance.</p> <p>The link-on output is activated if the LLC is inactive (LPS inactive or the LCtrl bit cleared) and when:</p> <ul style="list-style-type: none"> a) the PHY receives a link-on PHY packet addressed to this node, or b) the PEI (port-event interrupt) register bit is 1, or c) any of the CTOI (configuration-time-out interrupt), CPSI (cable-power-status interrupt), or STOI (state-time-out interrupt) register bits are 1 and the RPIE (resuming-port interrupt enable) register bit is also 1. <p>Once activated, the link-on output continues active until the LLC becomes active (both LPS active and the LCtrl bit set). The PHY also deasserts the link-on output when a bus reset occurs unless the link-on output would otherwise be active because one of the interrupt bits is set (that is, the link-on output is active due solely to the reception of a link-on PHY packet).</p> <p>NOTE: If an interrupt condition exists which would otherwise cause the link-on output to be activated if the LLC were inactive, the link-on output is activated when the LLC subsequently becomes inactive.</p>
CNA	N/A	CMOS	O	Cable-not-active output. This terminal is asserted high when there is no incoming bias voltage.
CPS	20	CMOS	I	Cable power status input. This terminal is normally connected to cable power through a 400-k Ω resistor. This circuit drives an internal comparator that is used to detect the presence of cable power. This terminal should be tied directly to DVDD supply if application does not require it to be used.
CTL0 CTL1	2 3	CMOS	I/O	Control I/Os. These bidirectional signals control communication between the TSB41AB1 and the LLC. Bus holders are built into these terminals.
D0 D1 D2 D3 D4 D5 D6 D7	4 5 6 7 8 9 10 11	CMOS	I/O	Data I/Os. These are bidirectional data signals between the TSB41AB1 and the LLC. Bus holders are built into these terminals.

TERMINAL		TYPE	I/O	DESCRIPTION
NAME	PHP NO.			
DGND	14, 46, 47	Supply	–	Digital circuit ground terminals. These terminals should be tied together to the low-impedance circuit board ground plane.
DV _{DD}	21, 44, 45	Supply	–	Digital circuit power terminals. A combination of high-frequency decoupling capacitors near each terminal is suggested, such as paralleled 0.1 μ F and 0.001 μ F. Lower frequency 10 μ F filtering capacitors are also recommended. These supply terminals are separated from PLLV _{DD} and AV _{DD} inside the device to provide noise isolation. They should be tied at a low-impedance point on the circuit board.
FILTER0 FILTER1	38 39	CMOS	I/O	PLL filter terminals. These terminals are connected to an external capacitor to form a lag-lead filter required for stable operation of the internal frequency multiplier PLL running from the crystal oscillator. A 0.1 μ F \pm 10% capacitor is the only external component required to complete this filter.
$\overline{\text{ISO}}$	19	CMOS	I	Link interface isolation control input. This terminal controls the operation of output differentiation logic on the CTL and D terminals. If an optional Annex J type isolation barrier is implemented between the TSB41AB1 and LLC, the $\overline{\text{ISO}}$ terminal should be tied low to enable the differentiation logic. If no isolation barrier is implemented (direct connection), or T1 bus holder isolation is implemented, the $\overline{\text{ISO}}$ terminal should be tied high to disable the differentiation logic. For additional information refer to T1 application note <i>Galvanic Isolation of the IEEE 1394-1995 Serial Bus</i> , SLLA011.
LPS	13	CMOS	I	Link power status input. This terminal monitors the active/power status of the link layer controller and controls the state of the PHY-LLC interface. This terminal should be connected through a 10-k Ω resistor either to the V _{DD} supplying the LLC, or to a pulsed output which is active when the LLC is powered (see Figure 9). A pulsed signal should be used when an isolation barrier exists between the LLC and PHY. (See Figure 10.) The LPS input is considered inactive if it is sampled low by the PHY for more than 2.6 μ s (128 SYSCLK cycles), and is considered active otherwise (that is, asserted steady high or an oscillating signal with a low time less than 2.6 μ s). The LPS input must be high for at least 21 ns to guarantee that a high is observed by the PHY. When the TSB41AB1 detects that LPS is inactive, it places the PHY-LLC interface into a low-power reset state. In the reset state, the CTL and D outputs are held in the logic zero state and the LREQ input is ignored; however, the SYSCLK output remains active. If the LPS input remains low for more than 26 μ s (1280 SYSCLK cycles), the PHY-LLC interface is put into a low-power disabled state in which the SYSCLK output is also held inactive. The PHY-LLC interface is placed into the disabled state upon hardware reset. The LLC is considered active only if both the LPS input is active and the LCtrl register bit is set to 1, and is considered inactive if either the LPS input is inactive or the LCtrl register bit is cleared to 0.
LREQ	48	CMOS	I	LLC request input. The LLC uses this input to initiate a service request to the TSB41AB1. Bus holder is built into this terminal.
PC0 PC1 PC2	16 17 18	CMOS	I	Power class programming inputs. On hardware reset, these inputs set the default value of the power class indicated during self-ID. Programming is done by tying these terminals high or low. Refer to Table 9 for encoding.
PD	12	CMOS	I	Power-down input. A high on this terminal turns off all internal circuitry except the cable-active monitor circuits, which control the CNA output (64-terminal PAP package only). Asserting the PD input high also activates an internal pulldown on the RESET terminal to force a reset of the internal control logic. (PD is provided for legacy compatibility and is not recommended for power management in place of IEEE 1394a-2000 suspend/resume LPS and C/LKON features.)

TERMINAL		TYPE	I/O	DESCRIPTION
NAME	PHP NO.			
PLLGND	41	Supply	–	PLL circuit ground terminals. These terminals should be tied together to the low-impedance circuit board ground plane.
PLL _{VDD}	40	Supply	–	PLL circuit power terminals. A combination of high-frequency decoupling capacitors near each terminal is suggested, such as paralleled 0.1 μ F and 0.001 μ F. Lower frequency 10 μ F filtering capacitors are also recommended. This supply terminal is separated from DV _{VDD} and AV _{VDD} inside the device to provide noise isolation. It should be tied at a low-impedance point on the circuit board.
R0 R1	33 34	Bias	–	Current setting resistor terminals. These terminals are connected through an external resistor to set the internal operating currents and cable driver output currents. A resistance of 6.34 k Ω \pm 1.0% is required to meet the IEEE Std 1394-1995 output voltage limits.
$\overline{\text{RESET}}$	37	CMOS	I	Logic reset input. Asserting this terminal low resets the internal logic. An internal pullup resistor to V _{DD} is provided so only an external delay capacitor is required for proper power-up operation (see <i>power-up reset</i> in the Application Information section). The $\overline{\text{RESET}}$ terminal also incorporates an internal pulldown which is activated when the PD input is asserted high. This input is otherwise a standard logic input, and may also be driven by an open-drain type driver.
SE	23	CMOS	I	Test control input. This input is used in manufacturing test of the TSB41AB1. For normal use this terminal may be tied to GND through a 1-k Ω pulldown resistor or it may be tied to GND directly.
SM	24	CMOS	I	Test control input. This input is used in manufacturing test of the TSB41AB1. For normal use this terminal should be tied to GND.
SYSCLK	1	CMOS	O	System clock output. Provides a 49.152-MHz clock signal, synchronized with data transfers, to the LLC.
TESTM	22	CMOS	I	Test control input. This input is used in manufacturing test of the TSB41AB1. For normal use this terminal should be tied to V _{DD} .
TPA+	30	Cable	I/O	Twisted-pair cable A differential signal terminals. Board traces from the pair of positive and negative differential signal terminals should be kept matched and as short as possible to the external load resistors and to the cable connector.
TPA–	29	Cable	I/O	
TPB+	28	Cable	I/O	Twisted-pair cable B differential signal terminals. Board traces from the pair of positive and negative differential signal terminals should be kept matched and as short as possible to the external load resistors and to the cable connector.
TPB–	27	Cable	I/O	
TPBIAS	31	Cable	I/O	Twisted-pair bias output. This provides the 1.86 V nominal bias voltage needed for proper operation of the twisted-pair cable drivers and receivers, and for signaling to the remote nodes that there is an active cable connection.
XI XO	42 43	Crystal	–	Crystal oscillator inputs. These terminals connect to a 24.576-MHz parallel resonant fundamental mode crystal. The optimum values for the external shunt capacitors are dependent on the specifications of the crystal used (see <i>crystal selection</i> in the Application Information section). When an external clock source is used, XI should be the input and XO should be left open, and the clock must be supplied before the device is powered on.

IC7401 - 4x10bit Decodificador de Vídeo Digital com microvision

DIAGRAMA EM BLOCO

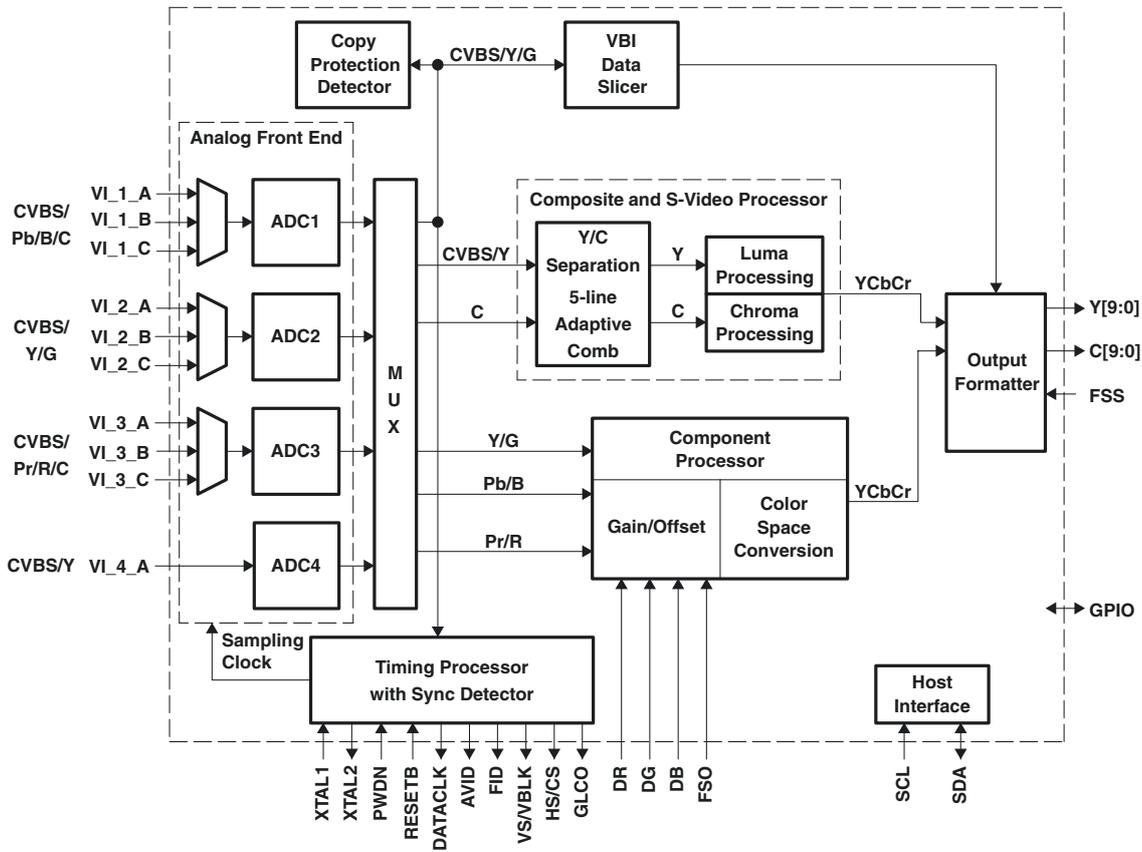


Figura 8-13

CONFIGURAÇÃO DO PINO

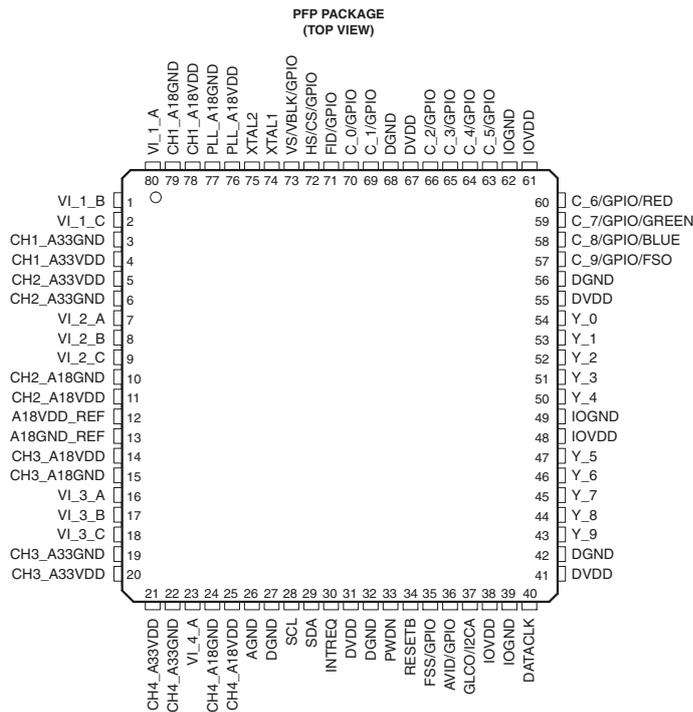


Figura 8-14

DESCRIÇÃO DO PINO

TERMINAL NAME	NUMBER	I/O	DESCRIPTION
Analog Video			
VI_1_A	80	I	VI_1_x: Analog video input for CVBS/Pb/B/C VI_2_x: Analog video input for CVBS/Y/G VI_3_x: Analog video input for CVBS/Pr/R/C VI_4_A: Analog video input for CVBS/Y Up to 10 composite, 4 S-video, and 2 composite or 3 component video inputs (or a combination thereof) can be supported. The inputs must be ac-coupled. The recommended coupling capacitor is 0.1 μ F. The possible input configurations are listed in the input select register at I ² C subaddress 00h (see Section 2.11.1).
VI_1_B	1		
VI_1_C	2		
VI_2_A	7		
VI_2_B	8		
VI_2_C	9		
VI_3_A	16		
VI_3_B	17		
VI_3_C	18		
VI_4_A	23		
Clock Signals			
DATACLK	40	O	Line-locked data output clock.
XTAL1	74	I	External clock reference input. It may be connected to an external oscillator with a 1.8-V compatible clock signal or a 14.31818-MHz crystal oscillator.
XTAL2	75	O	External clock reference output. Not connected if XTAL1 is driven by an external single-ended oscillator.
Digital Video			
C[9:0]/ GPIO[9:0]	57, 58, 59, 60, 63, 64, 65, 66, 69, 70	O	Digital video output of CbCr, C[9] is MSB and C[0] is LSB. Unused outputs can be left unconnected. Also, these terminals can be programmable general-purpose I/O. For the 8-bit mode, the two LSBs are ignored.
D_BLUE	58	I	Digital BLUE input from overlay device
D_GREEN	59	I	Digital GREEN input from overlay device
D_RED	60	I	Digital RED input from overlay device
FSO	57	I	Fast-switch overlay between digital RGB and any video
Y[9:0]	43, 44, 45, 46, 47, 50, 51, 52, 53, 54	O	Digital video output of Y/YCbCr, Y[9] is MSB and Y[0] is LSB. For the 8-bit mode, the two LSBs are ignored. Unused outputs can be left unconnected.
Miscellaneous Signals			
FSS/GPIO	35	I/O	Fast-switch (blanking) input. Switching signal between the synchronous component video (YPbPr/RGB) and the composite video input. Programmable general-purpose I/O
GLCO/I2CA	37	I/O	Genlock control output (GLCO). Two Genlock data formats are available: T1 format and real time control (RTC) format. During reset, this terminal is an input used to program the I ² C address LSB.
INTREQ	30	O	Interrupt request
PWDN	33	I	Power down input: 1 = Power down 0 = Normal mode
RESETB	34	I	Reset input, active low

TERMINAL NAME	NUMBER	I/O	DESCRIPTION
Host Interface			
SCL	28	I	I ² C clock input
SDA	29	I/O	I ² C data bus
Power Supplies			
AGND	26	I	Analog ground. Connect to analog ground.
A18GND_REF	13	I	Analog 1.8-V return
A18VDD_REF	12	I	Analog power for reference 1.8 V
CH1_A18GND	79	I	Analog 1.8-V return
CH2_A18GND	10		
CH3_A18GND	15		
CH4_A18GND	24		
CH1_A18VDD	78	I	Analog power. Connect to 1.8 V.
CH2_A18VDD	11		
CH3_A18VDD	14		
CH4_A18VDD	25		
CH1_A33GND	3	I	Analog 3.3-V return
CH2_A33GND	6		
CH3_A33GND	19		
CH4_A33GND	22		
CH1_A33VDD	4	I	Analog power. Connect to 3.3 V.
CH2_A33VDD	5		
CH3_A33VDD	20		
CH4_A33VDD	21		
DGND	27 32 42 56 68	I	Digital return
DVDD	31 41 55 67	I	Digital power. Connect to 1.8 V.
IOGND	39 49 62	I	Digital power return
IOVDD	38 48 61	I	Digital power. Connect to 3.3 V or less for reduced noise.
LL_A18GND	77	I	Analog power return
LL_A18VDD	76	I	Analog power. Connect to 1.8 V.
Sync Signals			
HS/CS/GPIO	72	I/O	Horizontal sync output or digital composite sync output Programmable general-purpose I/O
VS/VBLK/GPIO	73	I/O	Vertical sync output (for modes with dedicated VSYNC) or VBLK output Programmable general-purpose I/O
FID/GPIO	71	I/O	Odd/even field indicator output. This terminal needs a pulldown resistor. Programmable general-purpose I/O
AVID/GPIO	36	I/O	Active video indicator output Programmable general-purpose I/O

IC7595 - Séries Detector de Tensão com Atraso Programável

DIAGRAMA EM BLOCO

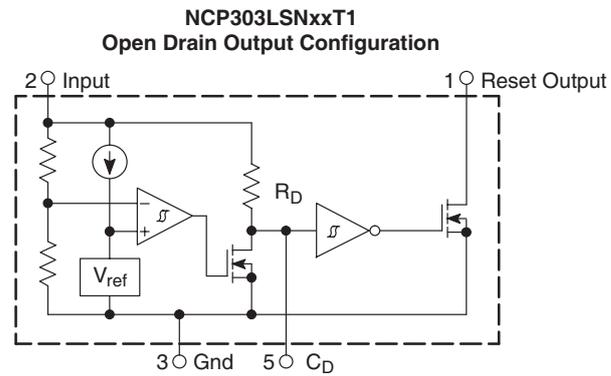
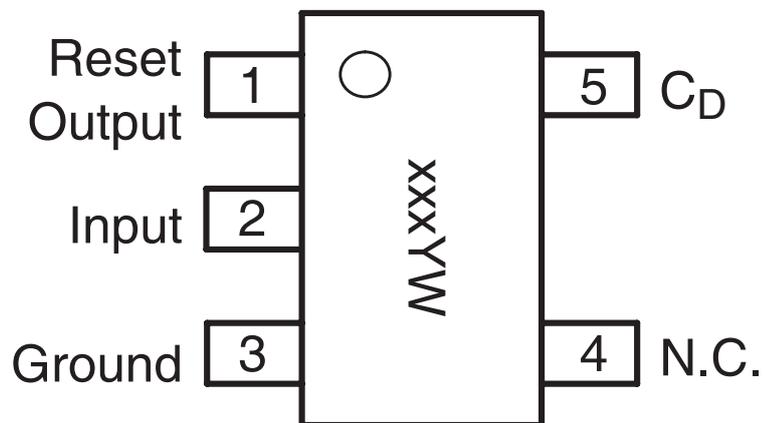


Figura 8-15

CONFIGURAÇÃO E DESCRIÇÃO DO PINO

PINOS CONECTORES E DIAGRAMA

VISTA SUPERIOR



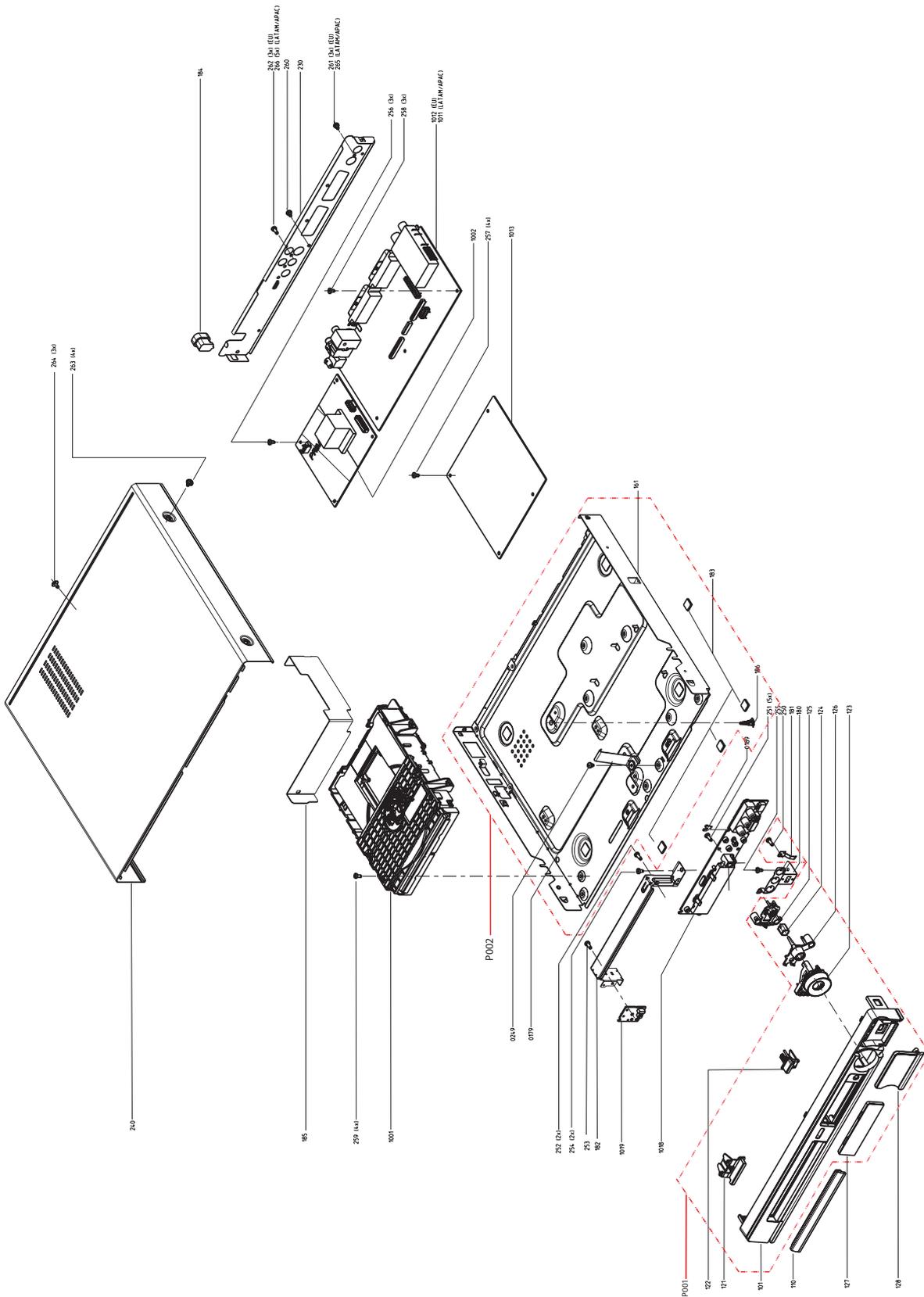
xxx = 302 or 303

Y = Year

W = Work Week

Figura 8-16

VISTA EXPLODIDA DO APARELHO



3139 249 3586 2006-C

Figura 9-1